

特長
完全多段LOGアンプ

92 dBのダイナミック・レンジ：-75 dBmから+17 dBmまで

整合回路の使用により -90 dBmまで拡張

最低2.7 V、7.5 mA (typ) の単電源

 DCから500 MHzで動作、直線性は ± 1 dB

傾き：25 mV/dB、切片：-84 dBm

全温度域で安定性の高いスケールリング

完全差動DC結合の信号パス

 パワーアップ時間：100 ns、スリープ電流：150 μ A

アプリケーション

デシベル形式への信号レベル変換

送信アンテナの電力測定

受信信号強度表示 (RSSI)

低価格のレーダおよびソナー用信号処理

ネットワーク・アナライザおよびスペクトル・アナライザ (最大120 dB)

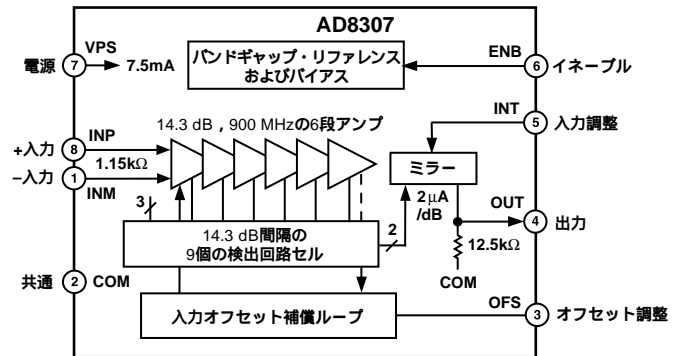
20 Hz以上の信号レベル判定

マルチメータ用の真のデシベルACモード

概要

AD8307は、8ピン(SO-8)で提供される初のLOGアンプです。これは、連続圧縮(逐次検波)技術を基礎にした完全な500 MHzのモノリシック復調型LOGアンプで、 ± 3 dBの規則一致性では92 dB、厳格な ± 1 dB誤差帯域に対して88 dBのダイナミック・レンジが、100 MHz以下の任意の周波数で得られます。安定性は極めて高く、使用容易で外付けのコンポーネントもほとんど必要としません。7.5 mAで2.7 Vから5.5 Vの範囲の単電源で動作し、3 V動作では、これまでに例のない22.5 mWという低い消費電力になります。高速動作のCMOS互換のコントロール・ピンを使用してディセーブルすれば、AD8307がスタンバイとなって、消費電流が150 μ A未満に抑えられます。

カスケード接続されたアンプ/リミタのセルは、それぞれ小信号ゲインが14.3 dB、-3 dB(半値帯域幅が900 MHzになっています)。入力は完全な差動型で、インピーダンスはやや高めです(1.1 k Ω 、並列容量約1.4 pF)。AD8307は、約-75 dBm(ここでdBmは50 μ Wを基準とします。つまり、-85 dBVまたは ± 56 μ Vの正弦波振幅に相当します)から+17 dBm(+6.8 dBVまたは ± 2.2 Vの正弦波振幅)までの基本ダイナミック・レンジを提供します。簡単な入力整合回路を用いれば、これを-88 dBmから+3 dBmの範囲に下げることができます。この範囲の中心では、100 MHz以下の周波数で ± 0.3 dB(typ)の対数直線性が得られ、その直線性は、500 MHzでもそれほど劣化しません。低い周波数に制限はなく、AD8307を可聴音周波数(20 Hz)もしくはそれ以下の周波数で使用することも可能です。

機能ブロック図


出力側では、2 μ A/dBの定格電流と12.5 k Ω の内部抵抗によって1 dB当たり25 mVの電圧が得られます。この電圧は、-74 dBm(つまりac切片が-84 dBm、実効値20 μ Vの正弦波入力)入力時の0.25 Vから+16 dBm入力時の2.5 Vまで変化します。この傾きと切片は、外部から調整することができます。2.7 Vの電源を使用すれば、出力のスケールリングが下がり、それがたとえば15 mV/dBまで下がれば、ダイナミック・レンジを全域で使用することができます。

AD8307のスケールリング・パラメータは、電源と温度の変化に影響されにくく、優れた特性を示します。低い価格、小さいサイズ型、少ない消費電力、高い精度と安定性、非常に大きいダイナミック・レンジ、そして可聴音周波数からIFを通りUHFにまで広がる周波数範囲のユニークな組み合わせによって、信号レベルを等価デシベル値に換算する必要がある各種のアプリケーションで有効な製品になっています。

AD8307は、-40 から+85 までの産業温度範囲で動作し、8ピンのSOICとPDIPパッケージで提供されます。

アナログ・デバイセズ社が提供する情報は正確で信頼できるものを期していますが、当社はその情報の利用、また利用したことにより引き起こされる第三者の特許または権利の侵害に関して一切の責任を負いません。さらにアナログ・デバイセズ社の特許または特許の権利の使用を許諾するものでもありません。

AD8307 仕様

(特に指定のない限り、 $V_S = +5\text{ V}$ 、 $T_A = 25$ 、 $R_L = 1\text{ M}$ とします)

| パラメータ | 条件 | Min | Typ | Max | 単位 |
|-----------------------------|------------------------------------|-------|-----------|-----------|------------------------------|
| 全般特性 | | | | | |
| 入力範囲(誤差 $\pm 1\text{ dB}$) | 50 を基準にdBmで表します。 | - 72 | | 16 | dBm |
| 対数一致性 | f 100 MHz、中心80 dB | | ± 0.3 | ± 1 | dB |
| | f = 500 MHz、中心75 dB | | ± 0.5 | | dB |
| 対数の傾き | 未調整 ¹ | 23 | 25 | 27 | mV/dB |
| 対温度 | | 23 | | 27 | mV/dB |
| 対数切片 | 正弦波振幅; 未調整 ² | | 20 | | $\mu\text{ V}$ |
| | 50 における等価正弦電力 | - 87 | - 84 | - 77 | dBm |
| | | - 88 | | - 76 | dBm |
| 対温度 | | | | | dBm |
| 入力ノイズのスペクトル密度 | 短絡入力 | | 1.5 | | $\text{nV}/\sqrt{\text{Hz}}$ |
| 動作ノイズ・フロア | $R_{\text{SOURCE}} = 50 / 2$ | | - 78 | | dBm |
| 出力抵抗 | ピン4をグラウンドへ | 10 | 12.5 | 15 | k |
| 内部負荷容量 | | | 3.5 | | pF |
| 応答時間 | 小信号、10% ~ 90% | | 400 | | ns |
| | 0 mV ~ 100 mV、 $C_L = 2\text{ pF}$ | | | | |
| | 大信号、10% ~ 90% | | 500 | | ns |
| | 0 V ~ 2.4 V、 $C_L = 2\text{ pF}$ | | | | |
| 使用可能周波数の上限 ³ | | | 500 | | MHz |
| 使用可能周波数の下限 | 入力をAC結合 | | 10 | | Hz |
| アンプ・セルの特性 | | | | | |
| セルの帯域幅 | - 3 dB | | 900 | | MHz |
| セルのゲイン | | | 14.3 | | dB |
| 入力特性 | | | | | |
| DC同相電圧 | 入力をAC結合 | | 3.2 | | V |
| 同相電圧範囲 | 両方の入力(小信号) | - 0.3 | 1.6 | $V_S - 1$ | V |
| DC入力オフセット電圧 ⁴ | $R_{\text{SOURCE}} = 50$ | | 50 | 500 | $\mu\text{ V}$ |
| | ドリフト | | 0.8 | | $\mu\text{ V}/$ |
| 増分入力抵抗 | 差分 | | 1.1 | | k |
| 入力容量 | 両方のピンからグラウンド | | 1.4 | | pF |
| バイアス電流 | 両方の入力 | | 10 | 25 | $\mu\text{ A}$ |
| 電力インターフェース | | | | | |
| 電源電圧 | | 2.7 | | 5.5 | V |
| 電源電流 | $V_{\text{ENB}} = 2\text{ V}$ | | 8 | 10 | mA |
| ディセーブル時 | $V_{\text{ENB}} = 1\text{ V}$ | | 150 | 750 | $\mu\text{ A}$ |

注

¹ 出力とグラウンドの間にシャント抵抗を追加すれば、これを小さい値に調整することができます。50 k の抵抗で定格の傾きが20 mV/dBまで下ります。

² 8 dB/Vのスケール・ファクタでピン5に印加する電圧を変えることにより、いずれの方向にもこれを調整することができます。

³ 900 MHz動作への適用に関するセクションを参照して下さい。

⁴ 通常、内部のオフセット補正ループによって自動的にゼロになります。ピン3とグラウンドの間に電圧を印加してマニュアルでゼロにすることもできます。「アプリケーション」を参照して下さい。

仕様は、予告なしに変更されることがあります。

絶対最大定格*

| | |
|--------------------------|--------------|
| 電源電圧 | + 7.5 V |
| 入力電圧(ピン1、8) | V_{SUPPLY} |
| 保管温度範囲、N、R | - 65 ~ + 125 |
| 周囲温度範囲、定格動作産業温度範囲 | |
| AD8307AN、AD8307AR | - 40 ~ + 85 |
| リード温度範囲(ハンダ付け10秒) | + 300 |

* 上記の絶対最大定格を超えるストレスは、デバイスの永久的なダメージを招くおそれがあります。このリストはストレス定格を示すことだけを目的とし、これらの条件もしくは本仕様書の動作に関するセクションに示した以外の条件におけるこのデバイスの機能的な動作を意味するものではありません。長時間にわたって絶対最大定格条件で使用すると、デバイスの信頼性に影響が現れることがあります。

オーダー・ガイド

| モデル | 温度範囲 | パッケージ説明 | パッケージ・オプション |
|----------|-------------|-----------|-------------|
| AD8307AR | - 40 ~ + 85 | SOIC | R-8 |
| AD8307AN | - 40 ~ + 85 | プラスチックDIP | N-8 |

注意

ESD(静電放電)の影響を受けやすいデバイスです。人体やテスト装置には4000 Vもの高圧の静電気が容易に蓄積され、検知されることなくそれが放電されることがあります。このAD8307は当社独自のESD保護回路を備えていますが、高エネルギーの静電放電さらされたデバイスに回復不能な損傷が残ることもあります。したがって、性能低下や機能喪失を避けるために、適切なESD予防措置を行うようお奨めします。



ピン構成



ピン機能の説明

| ピン | 名称 | 機能 |
|----|-----|--|
| 1 | INM | 信号入力、負極性；通常 $V_{POS}/2$ 。 |
| 2 | COM | 共通ピン(通常グラウンドに接続します) |
| 3 | OFS | オフセット調整；キャパシタを外付けします。 |
| 4 | OUT | 対数(RSSI)出力電圧； $R_{OUT} = 12.5 k$ |
| 5 | INT | 切片調整； $\pm 6 dB$ (本文を参照して下さい) |
| 6 | ENB | CMOS互換のチップ・イネーブル；“ハイ”のときアクティブになります。 |
| 7 | VPS | 正の電源、2.7 V ~ 5.5 V |
| 8 | INP | 信号入力、正極性；通常 $V_{POS}/2$ 。注意：応答の対称性から、2つの入力ピンの間に特別な意味はありません。INPとINMの間のDC抵抗は1.1 kです。 |

AD8307 代表的な性能特性

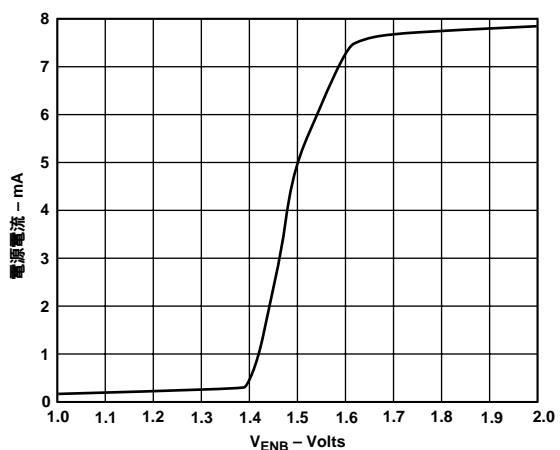


図1．電源電流と V_{ENB} 電圧の関係(5 V)

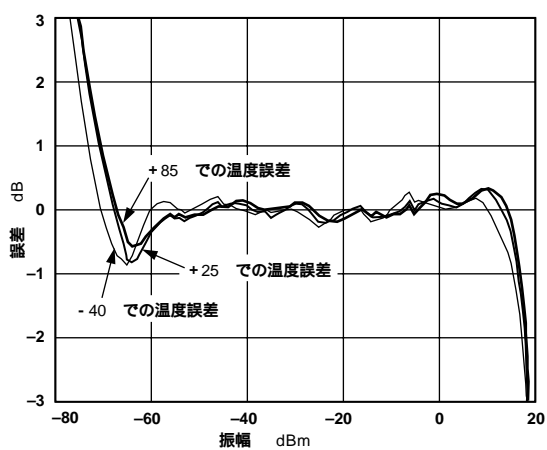


図4．対数一致性と入力レベルの関係(dBm)
25、85、-40 の場合

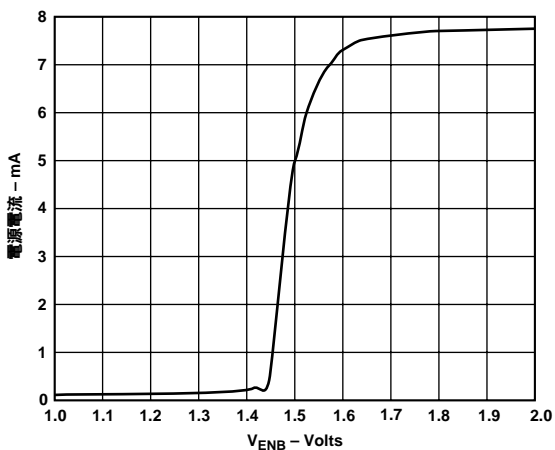


図2．電源電流と V_{ENB} 電圧の関係(3 V)

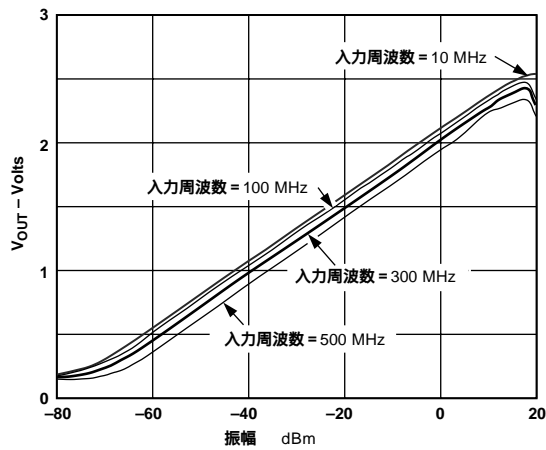


図5．各種周波数における V_{OUT} と入力レベルの関係(dBm)

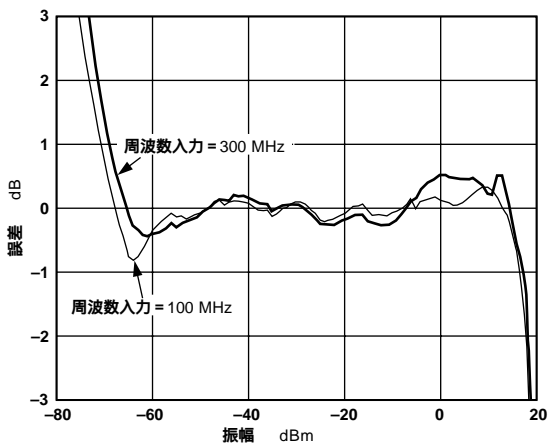


図3．対数一致性と入力レベルの関係(dBm)
100 MHz、300 MHzの場合

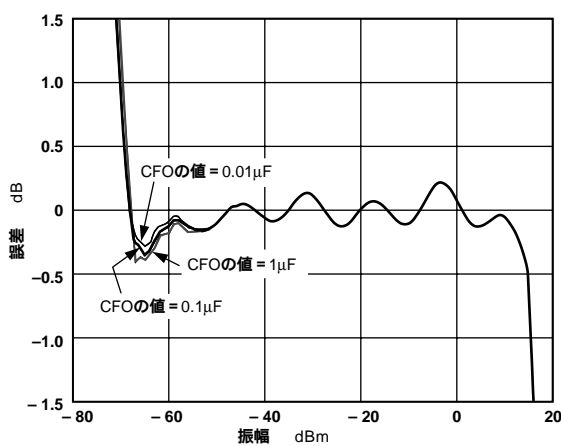


図6．入力周波数1 kHzでの対数一致性とCFOの値の関係

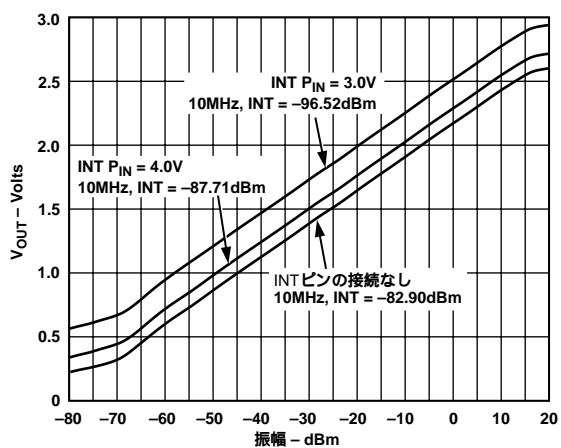


図7. 電源電圧が5Vのときの V_{OUT} と入力レベルの関係；
切片調整を表示

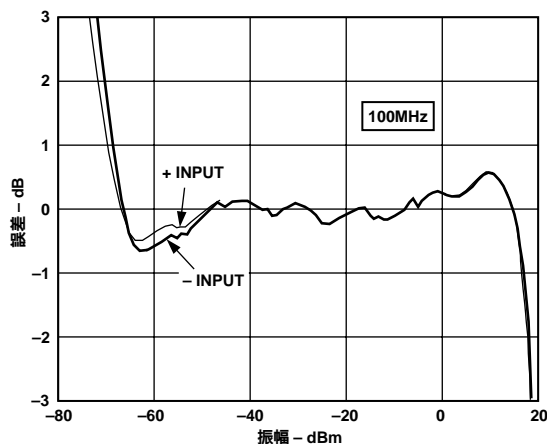


図10. 100MHzでの対数一致性と入力レベルの関係；
各入力に対する応答を表示

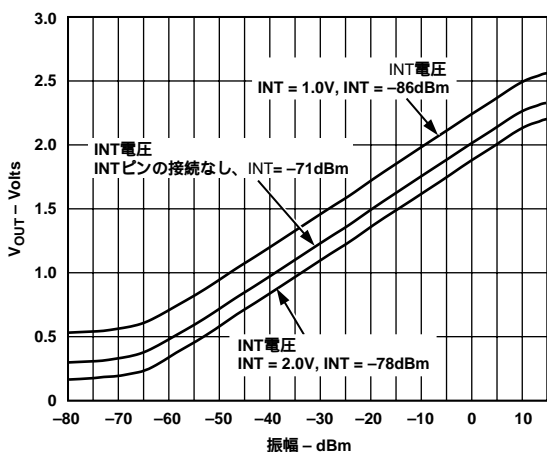


図8. AD820をバッファとして使用した電源電圧が3Vのときの
 V_{OUT} と入力レベルの関係、ゲイン = +2；切片調整を表示

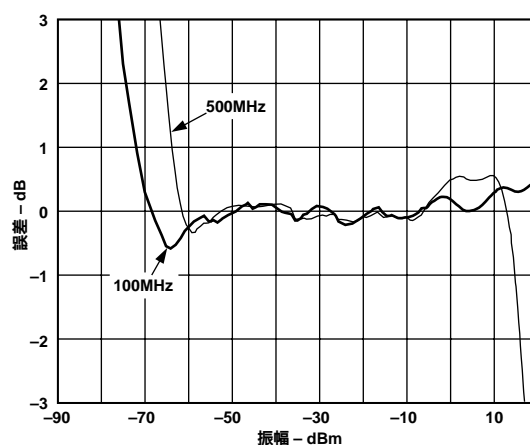


図11. 100MHz、500MHzでの対数一致性と入力レベルの関係；
トランスにより入力を差動的に駆動

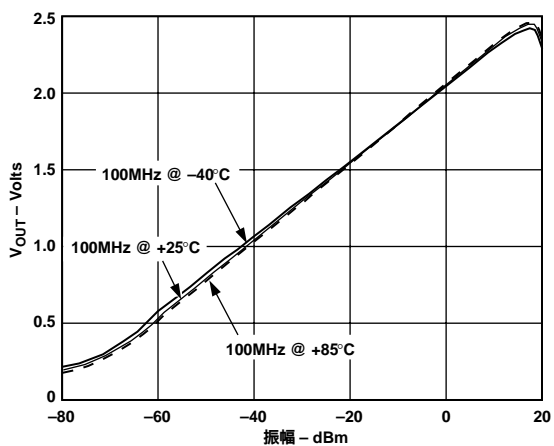


図9. 3種類の温度における V_{OUT} と入力レベルの関係
(-40、+25、+85)

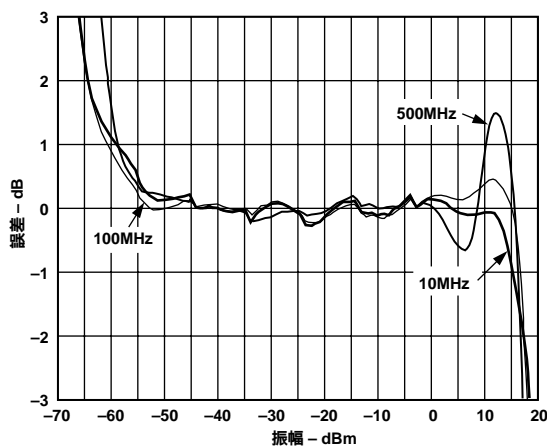


図12. AD820をバッファとして使用した電源電圧が3Vのときの
対数一致性と入力レベルの関係、ゲイン = +2

AD8307

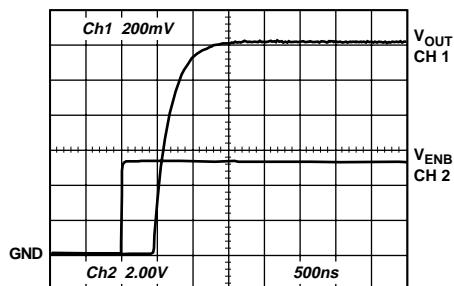


図13. パワーアップ応答時間

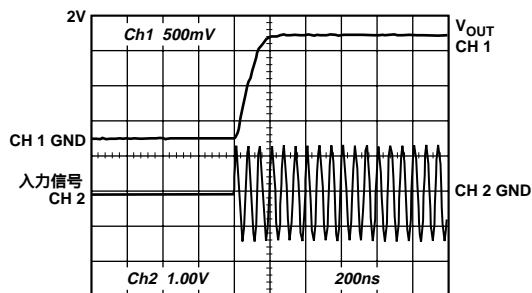


図16. V_{OUT} 立上り時間

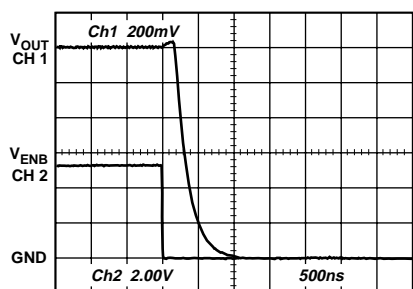


図14. パワーダウン応答時間

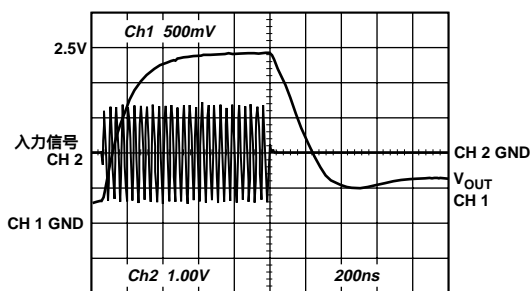


図17. 大信号応答時間

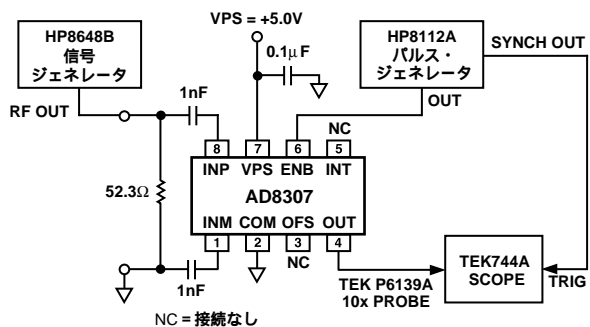


図15. パワーアップ/パワーダウン応答時間のテスト用セットアップ

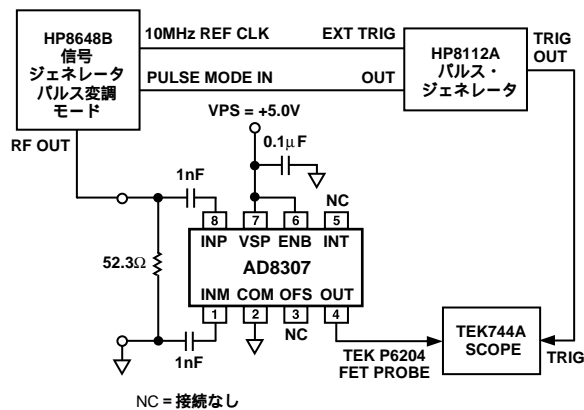


図18. V_{OUT} パルス応答テスト用セットアップ

LOGアンプの理論

LOGアンプの動作は、標準的なリニア・アンプよりはるかに複雑で、そこに使用されている回路も著しく異なります。このアンプで何がどのように行われるかをよく理解しておくことにより、それを適用する上で陥りがちな多くの落とし穴を避けることができます。LOGアンプでは、その機能を達成するために増幅が用いられますが、その本来の目的は増幅ではありません。むしろ広いダイナミック・レンジの信号を等価デシベル値に圧縮するために使用されます。つまりこれは測定デバイスなのです。正確な非線形変換を通じて信号の形式をある表現領域から別の表現領域に変換することから、対数コンバータと呼ぶほうが適切かもしれません。

対数圧縮は、混乱を招く状況あるいは矛盾する状況を導きます。たとえば、LOGアンプの出力に電圧オフセットを加えることは、その入力の手前でゲインを増加させたことに等しくなります。通常の場合、つまり特定の構造とは無関係にすべての変数を電圧で表す場合、変数間の関係は次式で示されます。

$$V_{OUT} = V_Y \log(V_{IN}/V_X) \quad (1)$$

これにおいて：

- V_{OUT} は出力電圧、
- V_Y は傾きと呼ばれ；対数は通常10を底とします(その場合の V_Y は10進数1桁分の大きさに対応する電圧になります)。
- V_{IN} は入力電圧、
- V_X は切片電圧と呼ばれます。

ここで V_X 、 V_Y として示した2つのリファレンスは、すべてのLOGアンプで不可欠となるもので、回路のスケールリングを決定します。LOGアンプの絶対精度は、スケールリング・リファレンスの精度を超えてよくなることはありません。式(1)は、 V_{IN} の符号が交番するAD8307のような復調型のLOGアンプの動作を表す式としては数学的に不完全です。しかし、基本的な原理に影響がないことから、以下、この式に従ってLOGアンプのスケールリングについての解析を行います。

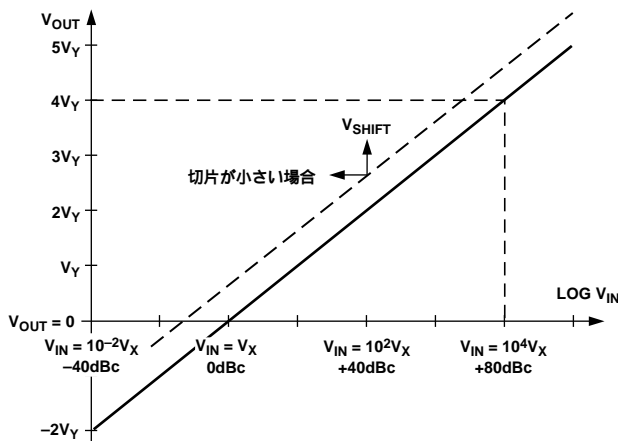


図19．理想的なLOGアンプの関数

図19は、式(1)に一致する理想的なLOGアンプの入出力関係を示しています。横軸は対数目盛りで広いダイナミック・レンジにわたって展開され、ここではそれが120 dB、つまり10進数6桁となっています。出力は、固有の値 $V_{IN} = V_X$ でゼロ(対数切片)を通り、理論的にはこの切片より下側で負になります。理論上、 V_{OUT} の値を表す直線は、両側の無限大まで続きます。図中の破線は、オフセット電

圧 V_{SHIFT} を出力に加えたときの効果を示し、有効切片電圧 V_X が低くなります。LOGアンプの手前でゲイン(または信号レベル)を V_{SHIFT}/V_Y に上げたときもこれとまったく同じ変化が見られます。たとえば、 V_Y を10進数1桁当たり500 mV(つまりAD8307の場合であれば25 mV/dB)とすると、出力に+150 mVのオフセットが加えられると、切片が10進数1桁分の大きさの2/10、つまり6 dB低くなります。このように、出力にオフセットを加えることと入力レベルを6 dB高くすることは区別が付きません。

式(1)により表されるLOGアンプの関数は、導関数の計算から明らかのように、増加ゲイン V_{OUT}/V_{IN} が V_{IN} の瞬時値に強く影響される関数になるという点でリニア・アンプと異なります。対数の底がeの場合は次のようになります。

$$\frac{V_{OUT}}{V_{IN}} = \frac{V_Y}{V_{IN}} \quad (2)$$

つまり増加ゲインは入力電圧の瞬時値の逆数に比例します。デシベルに関連した目的ではすべて10を底として選択しますが、このことは対数の底によりません。これに従えば、標準的な小信号(ゼロ振幅)条件ではゲインが無限大の完全なLOGアンプが必要になります。理想的ではないにしても、この結果は、どのような手段を使用してLOGアンプを具体化しても、小信号条件(つまりダイナミック・レンジの下端)に正確にตอบสนองするためには非常に高い利得帯域幅積(GB積)に備えなければならないことを示しています。この高いゲインがもたらすさらに重大な結果は、入力信号が存在しないときに、ゼロ入力に対して出力を生じることです。つまり、LOGアンプの入力側に存在する非常に小さな熱雑音でさえ、有限の出力をもたらし、応答曲線が図19に示した理想的なグラフから有限基線の方向に向って、切片の上または下にずれることになります。なお、出力がゼロと交わらないとき、あるいはAD8307の場合のようにそれに到達するときでも、この切片の値を外挿法によって求めることができます。

基本的には式(1)が正しいのですが、正弦波入力を復調するAD8307のようなLOGアンプのキャリブレーション特性を記述するのであれば、より簡略化した式でも充分です。

$$V_{OUT} = V_{SLOPE}(P_{IN} - P_0) \quad (3)$$

これにおいて：

- V_{OUT} は復調とフィルタリングが行われた後のベースバンド(ビデオまたはRSSI)出力、
- V_{SLOPE} は対数の傾きで、ここではデシベル当たりの電圧で表します(通常15 mV/dBから30 mV/dBの間の値になります)。
- P_{IN} は入力電力で、所定の基準電力に対する相対値をデシベルで表します。
- P_0 は対数切片で、同じ基準レベルに対する相対値をデシベルで表します。

RFシステムでは、50 における電力1 mWを基準とした相対値をデシベルで表す方法がもっとも広く用いられ、dBmで表されます。なお上の式では、 $(P_{IN} - P_0)$ で示される量が純粋なデシベル値となる点に注意しなければなりません。上の式は、最初から入力にデシベルを用いることによりあらかじめ変換が行われた式となり、対数関数が消えてしまっています。この式は、厳密にいえば一般的な申し合わせに対する譲歩です。LOGアンプが電力(暗に入力時に吸収された電力)にตอบสนองすることはなく、むしろ入力電圧にตอบสนองします。dBV(1 Vの実効値を基準とするデシベル値)を使用すればより正確になりますが、それでも波形が関連しているのも完全とは言えませ

AD8307

ん。ほとんどのユーザがRF信号を電力、より具体的には50 μ Wを基準とするdBmで考え、指定していることから、AD8307の性能の記述でもこの表記法を用いています。

連続圧縮

多くの高速広ダイナミック・レンジのLOGアンプでは、非線形アンプ・セルのカスケード接続(図20)が使用され、連続セグメント、つまり一種の区分的線形テクニックから対数関数が生成されます。この基本的なトポロジーは、けた外れの利得帯域幅の可能性を直接もたらします。たとえば、AD8307には主信号パスにそれぞれが小信号ゲイン14.3 dB ($\times 5.2$)、-3 dB(半値)帯域幅900 MHzのセルが6つ備わり、全体のゲインが20,000(86 dB)、全体の帯域幅が500 MHzとなっていますが、これにより、通常のおペアンプの約100万倍に相当する10,000 GHzというとてもない利得帯域幅積(GBW)がもたらされます。この非常に高いGBWは、小信号条件と高い周波数で正確な動作を得るためには、不可欠な前提条件になります。しかし式(2)からわかるように、増加ゲインは、 V_{IN} が増加すると急激に小さくなります。AD8307は、500 MHzにおいて50 μ Vに至る低い入力まで、基本的に連続した対数応答を示します。

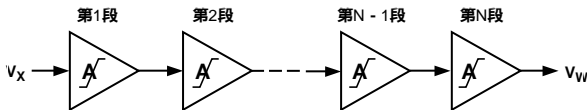


図20 . 非線形ゲイン・セルのカスケード接続

理論を展開するために、まず、AD8307で採用されたものとわずかに異なるスキームを考えますが、この方が説明がより簡潔になり、数学的により直接的な解析が得られます。このアプローチは、図21に示した伝達特性を持つA/1セルと名付けた非線形アンプ・ユニットを使用します。局所的な小信号ゲイン V_{OUT}/V_{IN} をAとすると、Aは変曲点電圧 E_K まで維持されますが、それを超えると単位元すなわち1になります。これは対称関数なので、 V_{IN} の瞬時値が $-E_K$ より低くなるとおなじゲインの低下が起こります。大信号ゲインは、 $-E_K/V_{IN}$ の範囲で値Aとなりますが、非常に高い入力では、単位元に向かって漸近的に低下します。この増幅関数に基づくLOGアンプにおいて、1つの基準電圧 E_K まで傾き電圧と切片電圧の両方が追跡できなければなりません。したがって、この基本的な解析では、LOGアンプのキャリブレーション精度がすべてこの電圧に依存することになります。実際上は、 V_X と V_Y の決定に使用される基礎となる基準を分離することが可能で、AD8307の場合であれば、オンチップのバンドギャップ・リファレンスまで V_Y を追跡し、 V_X を熱電圧

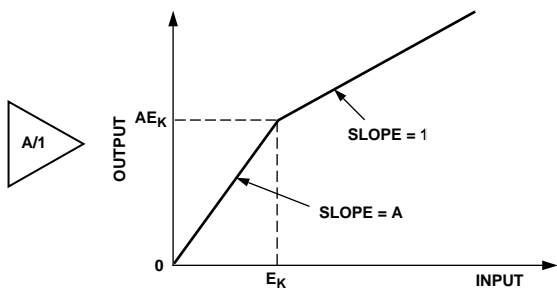


図21 . The A/1 Amplifier Function

kT/q から導いた後、温度補正することができます。

ここでカスケード接続したN個のセルの(初段)入力を V_{IN} 、最終段の出力を V_{OUT} とします。小信号では、全体的なゲインは単純に A^N になります。A = 5(14 dB)の6段のシステムの場合であれば、全体的なゲインが15,625(84 dB)になります。対数関数を具体化する上での非常に高い小信号ゲインの重要性については前述しましたが、このパラメータは、LOGアンプの設計時に付随して生じる関心事に過ぎません。

以降は、ゲインに関する考察よりはむしろ式(1)の V_{IN} に対応する単純なDC入力に対する応答におけるカスケードの全体的な非線形特性を解析します。入力が非常に小さい場合、第1のセルからの出力は $V_1 = AV_{IN}$ 、第2のセルからの出力は $V_2 = A^2V_{IN}$ となり、順次A倍されてN番目の出力は $V_N = A^N V_{IN}$ となります。 V_{IN} がある特定の値のとき、N番目のセルの入力 V_{N-1} が変曲点電圧 E_K にちょうど等しくなります。そのとき、 $V_{OUT} = AE_K$ となり、このノードの手前にゲインAのセルがN-1個存在することから、 $V_{IN} = E_K/A^{N-1}$ を求めることができます。この特有の状態は、線形対数遷移に対応しています。この入力より下では、ゲイン・セルのカスケードが単純にリニア・アンプとして動作し、この V_{IN} より高いと、対数近似(破線)に倣う一連のセグメントとなります。

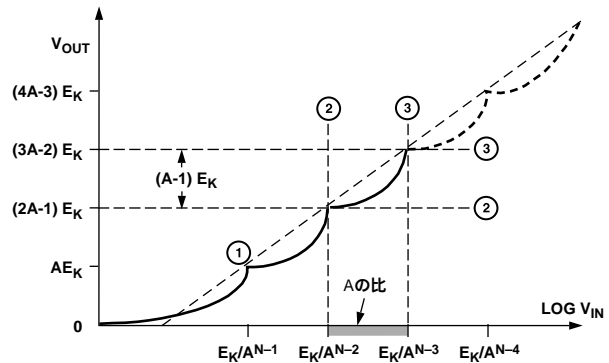


図22 . 最初の3つの遷移

この解析を続けると、(N-1)段の入力が E_K に達するとき、つまり $V_{IN} = E_K/A^{N-2}$ になると次の遷移が起こることがわかります。この段の出力はちょうど AE_K となり、また最終段の出力が $(2A-1)E_K$ となることも(図21に示した関数から)容易に証明されます(図22のラベル)。このことは、 V_{IN} が E_K/A^{N-1} からA倍になって E_K/A^{N-2} になると、出力が $(A-1)E_K$ だけ変化することを示しています。次の臨界点は、ラベルで示しましたが、ここでは入力がさらにA倍になり、出力 V_{OUT} が直線的に $(A-1)E_K$ だけ増加して $(3A-2)E_K$ となっています。さらに解析を続ければ、最初のセルの入力が変曲点電圧を超えるまで、 V_{IN} がA倍されるごとに V_{OUT} が $(A-1)E_K$ ずつ増加することがわかります。これは、10の所定小数乗として、単純に $\log_{10}(A)$ で表すことができます。たとえば、A = 5であれば、区分的線形出力関数における遷移は、10進数0.7桁の規則的な間隔(つまり $\log_{10}(A)$ または20 dBで割る場合は14 dB)で発生します。この考えは、スケーリング・パラメータを10進数1桁分の電圧とする表し方と直接結びつき、10を底とする対数を使用して次の式によりスケーリング電圧 V_Y を表すことができます。

$$V_Y = \frac{(V_{OUT} \text{ における線形変化分})}{(V_{IN} \text{ における } 10 \text{ 進数 } 1 \text{ 桁分の変化})} = \frac{(A-1)E_K}{\log_{10}(A)} \quad (4)$$

ここで注意することは、2つの設計パラメータ、つまりセルのゲインAと変曲点電圧 E_K だけが V_Y の決定に関係し、段数Nは全体的な関数の傾きを設定する上で問題にはないということです。A=5で $E_K=100$ mVの場合、傾きは10進数1桁当たり572.3 mVとややまとまりの悪い値になります(28.6 mV/dB)。良好に設計されたLOGアンプのスケリング・パラメータは、有理数になります。

切片電圧は、出力関数上に存在する2組の遷移点を使用して決定することができます(図22の場合を想起して下さい)。結果は、次のようになります。

$$V_X = \frac{E_K}{A^{(N+1)(A-1)}} \quad (5)$$

検討中のケースでは、N=6を用いて $V_Z=4.28$ μ Vが求められます。ただし当初、出力がゼロを通るときの入力電圧としてこのパラメータを定義していることから(図19を参照して下さい)その解釈には注意が必要です。しかし、ノイズとオフセットが存在しなければ、図21に示したアンプのチェーンの出力が、唯一 $V_{IN}=0$ の場合に限ってゼロとなり得ることは明らかです。この変則性は、カスケード接続したアンプの有限なゲインによるもので、この結果、線形・対数遷移(図22の)より下側で対数近似を維持することができなくなります。より詳細に解析すると、式(5)によって与えられる電圧は、実際のものではなく外挿法による切片であることがわかります。

復調型LOGアンプ

A/1セルのカスケード接続に基づいたLOGアンプは、入力信号を復調しないので、ベースバンド・アプリケーションに有効です。しかし、ベースバンドと復調型のLOGアンプは、同様に異なるタイプのアンプ段を使用して構成することが可能で、ここではそれをA/0セルと呼ぶことにします。この関数は、A/1セルの関数と異なり、図23に実線で示したように、変曲点電圧 E_K の上側でゲインがゼロに落ちます。これは、リミタ関数としても知られ、しばしばFMやPMモードの信号の再生において、ハード的に制限した出力を生成するためにこの種のセルをN個つなげて用いることがあります。

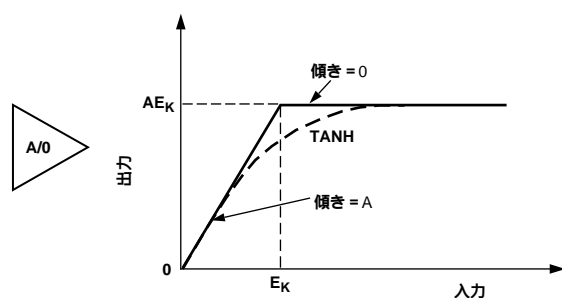


図23 . A/0アンプの関数
(理論値とハイパボリック・タンジェント)

AD640、AD606、AD608、AD8307、その他各種のアナログ・デバイス社製の対数IFアンプを組み込んだ通信製品は、このテクニックを使用しています。 $V_{IN}=E_K/A^{N-1}$ に生じる限界スレッシュホールドを超えたすべての入力に対して出力が一定になることから、最終段の出力が対数出力とならないことは明らかでしょう。しかし、この場合は対数出力がすべての段の出力の合計によって生成されます。このタイプのLOGアンプの完全な解析も、前述の場合と比較してそれ

ほど複雑になるものではありません。ここでは実用上の目的から、切片電圧 V_X を式(5)から与えられるものと同一とし、傾き電圧が次式で与えられるものとして簡単に示します。

$$V_Y = \frac{A E_K}{\log_{10}(A)} \quad (6)$$

A/1セルを使用する場合と比較してA/0タイプのLOGアンプを使用する利点は、いくつかの考察から明らかになります。最初は、A/0アンプが非常にシンプルなことです。AD8307では、抵抗性負荷 R_L と、エミッタ電流ソース I_E を備えるバイポーラ・トランジスタの差動ペアがベースになっています。これは、等価変曲点電圧 $E_K=2$ kT/qおよび小信号ゲイン $A=I_E R_L/E_K$ をもたらします。大信号の伝達関数は、ハイパボリック・タンジェント(図23の破線)になります。この関数は、非常に正確で、理論的なA/0の形状からのずれが有害ではありません。実際に、ハイパボリック・タンジェント関数の肩部の丸みによって、対数一致性に関しては、理論上のA/0関数を使用して得られるものよりリプルが低くなります。

これらのセルを用いて構成したアンプは、構造上完全に差動的になり、電源ラインの擾乱に対する耐性が非常に高く、また慎重に設計すれば温度変化に対する耐性も高くすることができます。それぞれのゲイン・セルの出力には、関連づけられた相互コンダクタンス(g_m)セルがあり、これがセルの差動出力電圧を1対の差動電流に変換し、すべての g_m (検波回路)段の出力を単純に並列接続するだけで、これらの電流が合計されます。その後、合計電流をトランスレジスタンス段で電圧に逆変換し、対数出力が生成されます。図24は、このスキームの片側だけを図示したものです。

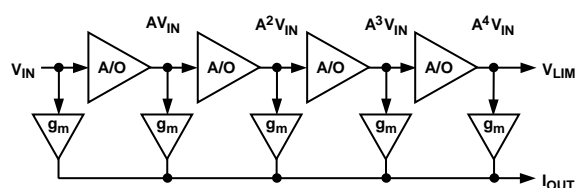


図24 . A/0段と補助合計セルを使用したLOGアンプ

このアプローチの主な利点は、傾き電圧と本質的にPTATとなる変曲点電圧 $E_K=2$ kT/qとが切り離せることです。それとは対照的に、セル出力を単純に合計することによって、式6で与えられる傾き電圧の温度係数は非常に高くなります。このためには、温度に対して安定な電流(図には示してありません)で検波回路段をバイアスします。これは、(AD606およびAD608の場合と同様に)電源電圧から導くか、(AD640およびAD8307の場合と同様に)内蔵のバンドギャップ・リファレンスから導きます。このトポロジーによって、 E_K を完全に切り離して対数の傾きの大きさと温度特性を完全にコントロールすることができます。

交番する入力をLOGアンプで疑似DCベースバンド出力に変換するとき、復調応答を達成するために、追加のステップが必要になります。これは、合計する目的で使用している g_m セルが整流機能も持つように変形することにより実現できます。連続圧縮テクニックに基づいた初期の分離型LOGアンプは、半波整流回路を使用していました。これは、検波後のフィルタリングを困難にします。AD640は、全波整流回路を使用した最初の商用モノリシックLOGアンプで、その実績がその後のアナログ・デバイス社の製品にも受け継がれています。

AD8307

これらの検波回路を、基本的には線形 g_m セルですが、出力電流は各セルの入力に印加された電圧の符号と独立しているセルとしてモデル化することができます。つまりこれらは、絶対値関数を具体化します。等しい中レベル(ほとんどのアンプ段がリミタ・モードで動作するレベル)の入力の場合、後段のA/0からの出力が対称な振幅の矩形波を良好に近似することから、各検波回路からの電流出力が各入力間隔にわたってほとんど一定になります。初段に近い検波回路が非常にわずかなドロップアウトを持った波形を出力し、入力にもっとも近い検波回路は、入力周波数の2倍の周波数で、低いレベルのほとんど正弦波と言える波形を生成します。このような検波回路システムの特長は、フィルタリングが簡単な信号をもたらし、出力の残留リプルも小さくなります。

切片のキャリブレーション

アナログ・デバイセズ社が提供するすべてのモノリシックLOGアンプは、切片電圧 V_x (または復調型LOGアンプの場合はその等価電力)を正確に位置決めする手段を備えています。図24に示したスキームを使用すると、最初の頃により簡単な解析により予測した値から切片レベルの基本値が著しく離れます。しかし、本来の切片電圧は、PTATである E_k との比例関係を持っています(式(5))。ここで、出力にオフセットを加えると切片の位置を変更した場合とまったく同じ効果が得られたことを思い出して下さい。これを利用すれば、適当な温度特性を持ったオフセットを加えることにより、 E_k の温度変化がもたらす V_x の左右の動きを相殺することができます。

切片の位置決めのためのオフセットを正確に温度整形すれば、信頼できる測定デバイス、たとえば受信信号強度表示器(RSSI)に使用できる安定したスケール・パラメータを持ったLOGアンプとなります。このアプリケーションでは、一定の正弦波となる入力波形に対応する出力の値の方に関心が向けられます。入力レベルは、等価電力という呼び名に変わりdBmで表されますが、ここで注意しなければなりません。この場合、この電力の測定の仮定となっている負荷インピーダンスが既知であることが不可欠です。

RFを扱うのであれば、基準インピーダンスを50Ωとしておけば一般に安全で、0 dBm(1 mW)は正弦波の振幅316.2 mV(実効値223.6 mV)に相当します。切片も同様にdBmで表されます。AD8307の場合、20 μVの正弦波振幅に対応する-84 dBmに切片が位置決めされています。なお、LOGアンプが電力に応答することはなく、入力に印加された電圧に応答するというを常に念頭に置く必要があります。

AD8307の定格入力インピーダンスは、50Ωよりはるかに高いものとなっています(低い周波数では通常1.1 kΩ)。このタイプのLOGアンプは、簡単な入力整合回路を用いて感度を飛躍的に向上させることができます。これは入力に印加された電圧を増加させて、その結果として切片が変更されます。50Ω整合の場合、電圧ゲインは4.8になり、ダイナミック・レンジ全体が13.6 dB下ります(図33を参照して下さい)。ただし、有効切片は波形の関数となります。たとえば矩形波入力では、同じ振幅の正弦波より6 dB高くなり、ガウス分布ノイズでは同じ実効値の正弦波より0.5 dB高くなります。

オフセットのコントロール

モノリシックLOGアンプでは、いくつかの理由から各段の間に直接結合が用いられます。第1に、一般に結合キャパシタは基本ゲイン・セルと同程度の面積を占有しますが、これがなくなることよ

てダイ・サイズを格段に小さくすることができます。第2に、キャパシタの容量によってLOGアンプが動作できる最低周波数があらかじめ決定されています。中程度の値では、この最低周波数が30 MHz程となり、適用範囲が制限されます。第3に、寄生(バック・プレート)容量がセルの帯域幅を下げるので、さらに適用範囲が制限されます。

一方、直接結合アンプの非常に高いDCゲインは、実用上の問題を惹き起こします。チェーン内の初期の段におけるオフセット電圧は、現実の信号と区別することができません。これが十分な大きさであり、たとえば400 μVであったとすれば、最小のAC信号(50 μV)より18 dBも大きくなり、この分、ダイナミック・レンジが小さくなる可能性があります。この問題は、最終段から第1段へのグローバル・フィードバック・パスを使用すると回避でき、これによってオペアンプに適用される直流負帰還に類似した形でこのオフセットが矯正されます。順方向パスのHFゲインの低下を防ぐために、当然のことながらこの信号の高周波成分は、取り除かなければなりません。

AD8307の場合、HFフィードバックを適切に抑圧するオンチップ・フィルタによりこれが行われ、1 MHz以上での動作が確保されています。動作範囲をこの周波数より低い周波数に拡張するときは、外付けのキャパシタを使用します。適度な値のキャパシタを用いれば、可聴音周波数までハイ・パスのコーナを下げることができます。なお、オフセット電圧を超える入力レベルについては、最低信号周波数に対するこのキャパシタの効果がまったくありません。その範囲は、下はDCに至ります(入力ピンに直接信号が印加された場合)。オフセット電圧は、部品ごとに異なります。オフセット調整を行わなくても100 μV以下で本質的に安定したオフセットを呈するものもあります。

ダイナミック・レンジの拡張

図24に示した基本的なLOGアンプの理論上のダイナミック・レンジは A^N です。A = 5.2(14.3 dB)、N = 6であれば、20,000つまり86 dBとなります。実際のダイナミック・レンジの下端は、主としてアンプのチェーンの入力で測定される熱雑音フロアによって決定されます。レンジの上側は、上端の検波回路の追加によって上方向に拡張されます。入力信号は、タップ付きの減衰回路に印加され、逐次小さくなる信号が3つの受動整流 g_m セルに印加されます。このセルの出力はメインの検波回路の出力と合成されます。慎重に設計すると、周波数の全域にわたってダイナミック・レンジをシームレスに拡張することができます。AD8307の場合、それが27 dBにも達します。

これによれば、理論的な全ダイナミック・レンジは113 dBとなります。90 dB(-74 dBmから+16 dBmまで)という仕様で定めているダイナミック・レンジは、高精度のキャリブレーション済み動作のためのもので、これには下端における熱雑音を原因とする劣化や、電圧制限に起因する上端の除去も考慮されています。しかし、冗長な段数が追加されているではありません。これらは、ダイナミック・レンジの中央の領域で正確な対数一致性を維持し、仕様に定められたレンジを超えて有効ダイナミック・レンジを拡張するために必要なのです。対数一致性があまり重要でないアプリケーションでは、95 dBのダイナミック・レンジをAD8307から引き出すことができます。

製品の概要

AD8307は、それぞれがゲイン14.3 dB、小信号帯域幅900 MHzのメイン・アンプ/リミタを6基備え、全体として86 dBのゲイン、500 MHzの -3 dB(半値)帯域幅を有しています。6つのセルと、それに関連づけられているgmスタイルの全波検波回路は、ダイナミック・レンジの下側の2/3を担っています。90 dBのダイナミック・レンジの残り1/3は、受動減衰回路の14.3 dBのタップに接続された上端の3つの検波回路によって処理されます。これらのセルに対するバイアスは、2つのリファレンスから提供されます。一方はそれぞれのゲインを決定し、他方はバンドギャップ回路で、対数の傾斜を決定するとともに、電源および温度の変動に対する安定性をもたらします。AD8307は、ENB(ピン6)にCMOS互換レベルを印加することによりイネーブル/ディセーブルをコントロールすることができます。なお初段のアンプは、低い電圧ノイズ・スペクトル密度(1.5 nV/ $\sqrt{\text{Hz}}$)を提供します。

9つの検波回路の差動電流モード出力は、合算された後、出力段で単側(不平衡)形式に変換され、通常は1 dB当たり2 μA になります。この電流をオンチップの12.5 k Ω の抵抗に印加することにより、25 mV/dB(つまり10進数1桁当たり500 mV)の傾きを持った対数出力電圧がOUTから得られます。この電圧に対するバッファは行われず、復調後のフィルタリングの追加を含めた各種の特殊な出力インターフェースが使えるようになっています。最終段の検波回路では、温度変化に対して対数切片を安定化させる修正も行われて正確に位置決めされるので、出力電圧範囲全域で最適な使用が得られます。この切片については、INTピンを経由して信号電流に小さな電流を加減することによって調整することができます。

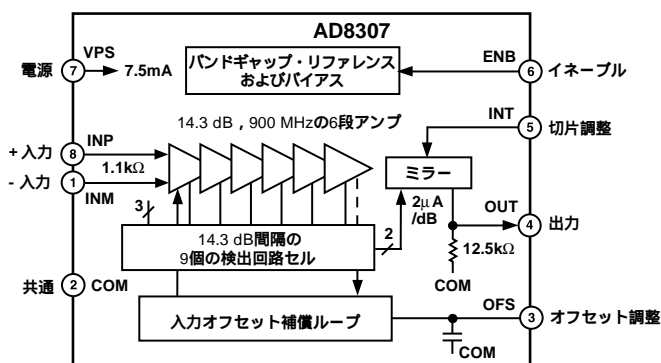


図25 . AD8307の主要な機能

最終ゲイン段にもオフセット検出セルが備わっています。このセルは、主信号パスにDCオフセットの累積を原因とする不平衡があるとき、両極性の出力電流を生成します。この電流は、オンチップのキャパシタ(OFSに接続する外部コンポーネントにより増加されることがあります)によって積分されます。結果的に得られた電圧は、初段の出力に存在したオフセットの除去に使用されます。これに信号入力接続が関係していれば、そのAC結合キャパシタによりフィードバック・パスに第2極が導かれるのですが、関係がないため、オフセット矯正ループの安定性が保証されます。

AD8307は、誘電分離された先端技術の相補バイポーラ・プロセスに基づいて作られています。ほとんどの抵抗には、抵抗温度係数(TCR)が低く大信号条件下で高い直線性を有する薄膜タイプが使用されています。これらの絶対公差は、 $\pm 20\%$ (typ)以内となります。同様に、キャパシタの公差も $\pm 15\%$ (typ)であり、基本的に温度もしくは電圧に影響されません。大半のインターフェースは、能動素子またはESD保護のために、それぞれに関係するわずかな追加

接合容量を持っています。これらは、正確性、安定性ともに高くないこともあります。なお、以下に示すインターフェース回路図で使用するコンポーネント番号はここだけのものです。

イネーブル・インターフェース

図26にチップ・イネーブル・インターフェースを示します。ダイオード接続されたトランジスタの電流は、バンドギャップ・リファレンスとバイアス・ジェネレータのオン/オフ状態をコントロールし、ピン6が5 Vに引張られているときの最大値は、最悪のケースでも100 μA です。接続がないとき、あるいは電圧が1 V未満のとき、AD8307がディセーブルになり、消費電流は50 μA 未満のスリープ電流になります。電源に接続されるか、電圧が2 Vを超えると、完全にイネーブルになります。内蔵のバイアス回路は非常に高速で(オン、オフのいずれについても通常100 ns未満)実用上、LOGアンプが全ダイナミック・レンジを示すまでの遅れ時間は、むしろ入力でのAC結合の使用またはオフセット・コントロール・ループの安定に関連する要素によってもたらされます(次のセクションを参照して下さい)。

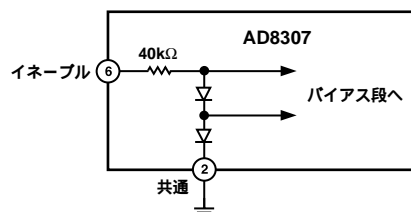


図26 . イネーブル・インターフェース

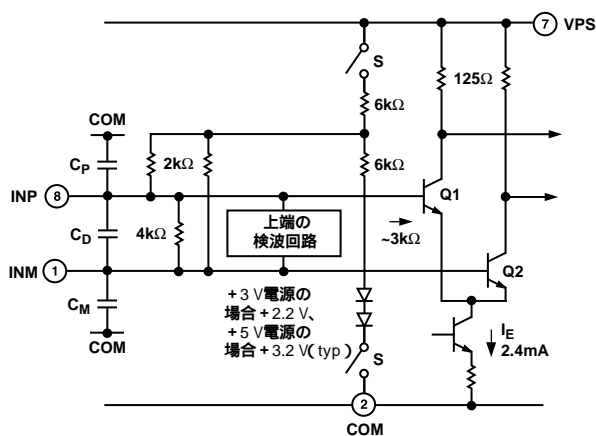


図27 . 信号入力インターフェース

入力インターフェース

図27に、信号入力インターフェースの基本回路を示します。 C_p と C_m は、グラウンドとの間の寄生容量です。 C_D は、多くはQ1とQ2に起因する差動入力容量です。ほとんどのアプリケーションでは、入力ピンが両方ともAC結合されます。スイッチSは、イネーブルがアサートされると閉じます。ディセーブルのときは、入力が浮き、バイアス電流 I_E がシャットオフし、結合キャパシタは充電された状態となります。LOGアンプが長期間にわたってディセーブルとなるときは、わずかなリーク電流によってこれらのキャパシタが放電されます。これらの整合が不適切であると、パワーアップ時の充電電流が過渡入力電圧を発生し、それが信号よりかなり小さくなるまで、ダイナミック・レンジの下端に届く部分がブロックされることがあります。

AD8307

多くのアプリケーションでは、信号が単側(不平衡)形式となり、ピン1またはピン8のいずれか一方に印加されて、他方のピンはグラウンドにAC結合されることとなります。こういった条件の下では、AD8307で扱うことができる最大信号が、3 Vの電源で動作しているときは +10 dBm (± 1 Vの正弦波振幅)、5 Vの電源で動作しているときは +16 dBm になります。完全平衡ドライブを使用すれば、電源が2.7 Vまで低下しても16 dBm一杯まで達することが可能です。周波数が約10 MHzを超える場合、整合回路(後述します)を使用すれば、もっとも簡単にこれを達成することができます。このような入力にインダクタを有する回路を使用すると、前述した入力の過渡状態が除去されます。しばしば、DC結合による電位でAD8307を使用することが望ましい場合もあります。ここでの問題は、同相入力レベルを高くしてLOGアンプに信号を供給することで、ノイズが低くオフセットの小さいバッファ・アンプが必要になります。 ± 3 Vのデュアル電源を使用すれば、入力ピンをグラウンド電位で動作させることができます。

オフセット・インターフェース

信号バスにおける入力関連のDCオフセットは、図28に示したピン3に関するインターフェースによって除去されます。Q1とQ2は、初段の入力トランジスタで、対応する負荷抵抗(125 Ω)を伴います。Q3とQ4は小電流を発生し、これが信号バスにDCオフセットをもたらす可能性があります。OFSの電圧が約1.5 Vのとき、これらの電流は等しく、定格で16 μ Aとなります。OFSがグラウンドに引込まれると、Q4がオフになりQ3の電流の影響で16 μ A \times 125 = 2 mVのオフセット電圧が生じます。第1段のゲインが $\times 5$ であることから、これは400 μ Vの入力オフセット(INMに対するINPのオフセット)に相当します。OFSがもっとも高い正の電圧に引張られているときは、この入力関連のオフセットが反転し、-400 μ Vになります。非常に小さな入力に至るまで確実なDC結合を必要とする場合は、この自動ループはディセーブルして、残留オフセットは、次に述べるマニュアル調整を使用して除去します。

しかしながら通常の動作においては、AC結合の入力信号を使用し、OFSピンを開放しておきます。この場合、フィードバック・ループの動作によって残留入力オフセット電圧が自動的に除去されます。チップがディセーブルのときゲート・オフとなる g_m セルは、出力オフセット(アンプのカスケードの末尾近傍の点で検出されます)があればすべて電流に変換します。これは、オンチップ・キャパシタ C_{HP} および外部的に加えられる容量 C_{OFS} により誤差電圧を生成するような形で積分され、出力オフセットを相殺する極性で入力段にフィードバックされます。小信号については、このフィードバックがアンプの応答を変えて、完全なDC結合システムとしての動作よりは、AC伝達関数をゼロにする形となり、約700 kHzで閉ループのハイ・パス・コーナが得られます。

オフセットのフィードバックは、 ± 400 μ Vの範囲に制限されます。これより大きい信号は、オフセット・コントロール・ループを無視するので、非常に小さい入力に対する性能にしか影響が及びません。外付けのキャパシタにより、任意の低い周波数にハイ・パス・コーナを下げるすることができます。1 μ Fを外付けすれば、このコーナが10 Hz未満に下ります。アナログ・デバイセズ社のすべてのLOGアンプは、オフセット除去ループを使用していますが、単側(不平衡)形式を使用するという点でAD8307は他と異なります。

出力インターフェース

9つの検波回路からの各出力は、平均値が信号入力レベルに対応し、入力周波数の2倍の周波数で変動する差動電流となります。この電流は、図29に示したノードLGPとLGMで合計されます。これらのノードでは、ゼロ入力に対する出力をわずかに上昇させることによって切片の位置決めを行うとともに、温度補償を提供するための電流がさらに加えられます。AD8307ではレーザ・トリミングを使用していないので、対数の傾きと切片の両方にわずかな不確実性があります。ただしこれらのスケーリング・パラメータは、調整することができます(後述します)。

ゼロ信号条件に対しては、すべての検波回路の出力電流が等しくなります。有限入力については、いずれの極性でも出力インターフェースによって、通常は2 μ A/dB(10進数1桁当たり40 μ A)の割合でその差分が単側(不平衡)のユニポーラ電流に変換され、ピンOUTに出力されます。オンチップの12.5 k Ω の抵抗R1は、この電流を25 mV/dBの割合で電圧に変換します。C1とC2は、効果的にR1を分路してコーナ周波数が約5 MHzのロー・パス・フィルタの極を形成します。パルス応答は、300 ns以内に最終値の1%以内に安定します。この積分ロー・パス・フィルタは、多くのIFアプリケーションに適切なスムージングをもたらします。10.7 MHzでの2fリプルの振幅は12.5 mV(± 5 dBに相当)ですが、 $f = 50$ MHzではわずか0.5 mV(± 0.02 dBに相当)です。OUTとグラウンドの間にフィルタ・キャパシタ C_{FLT} を追加するとこのコーナ周波数が下がります。1 μ Fを使用すれば、下は100 Hzの入力周波数までこのリプルが ± 0.5 dBに維持されます。なお、低周波アプリケーションでは C_{OFS} (前述)も増加し、通常は C_{FLT} と等しくします。

リプルの増加を許容しても出力応答の高速化が望ましい場合があります。これを行う1つの方法は、OUTとグラウンドの間にシャント負荷抵抗を接続するという単純な方法で、これによりロー・パスのコーナ周波数が高くなります。同時に、これによって対数の傾きが変わり、たとえば、5.36 k Ω の抵抗を用いると7.5 mV/dBとなって、10%から90%まで立上る立上り時間が25 nsに短縮されます。50 MHzの入力に対するリプルは0.5 mVのままですが、この場合はこれが ± 0.07 dBに等しくなります。負の電源が使用できる場合は、反転モードのトランスレジスタンス段として接続される外付けのオペアンプの加算ノードに出力ピンを直接接続することができます。

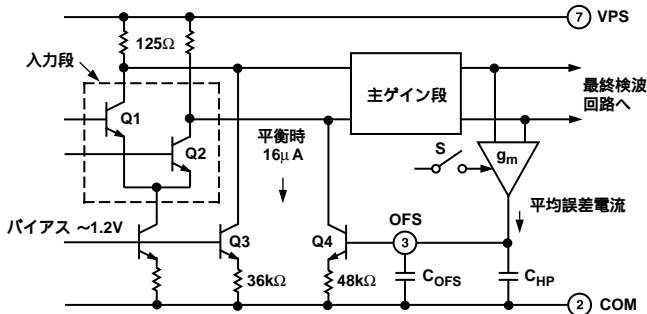


図28 . オフセット・インターフェースとオフセット除去パス

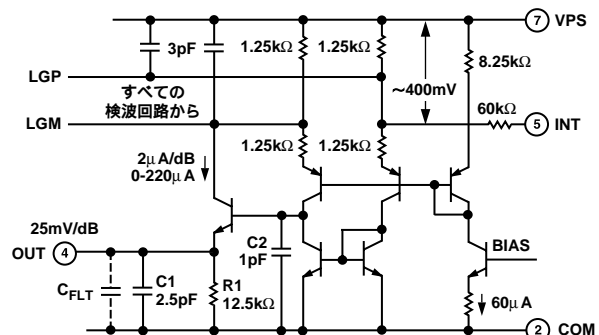


図29 . 簡略化した出力インターフェース

AD8307の使用

AD8307は、非常に高いゲインとDCから1 GHz超にわたる帯域幅を有し、このような周波数でも主パスのゲインは60 dBを超えます。つまりAD8307は、入力端子に入ってくる信号であれば、この非常に広い周波数範囲内のどんな信号によってでも影響を受けます。これらが「希望する」信号と極めて区別が付きにくく、明らかなノイズ・フロアの上昇に影響を持つということ(つまり、有効なダイナミック・レンジを下げるということ)を覚えておくことが重要です。たとえば、注目している信号が50 MHzのIFのとき、ダイナミック・レンジの下端において、次のどれもがこのIF信号より大きくなる可能性があります: 不十分なグラウンド・テクニックにより拾われる60 Hzのハム; 同じPCボード上のデジタル・クロックからのスプリアス結合; ローカル無線局等。

シールドは慎重に行うことが不可欠です。VPSで使用する減結合キャパシタや出力のグラウンドはグラウンドプレーンを使って共通ピンCOMへ低インピーダンスで接続します。しかしグラウンドプレーンは等電位であるとお断りできません。いずれの入力もグラウンドプレーンに直接AC結合するべきではなく、それからは離して、ソースの低電位側に帰線させます。これは入力コネクタの低電位サイドを、小さな抵抗を介してグラウンドプレーンにつなぎ非接地にすることを意味するとも言えます。

基本的な接続

図30は、多くのアプリケーションに適した簡単な接続を示しています。入力は、同じ値(ここでは C_C とします)の C_1 と C_2 によってAC結合されます。結合時定数は $R_{IN}C_C/2$ となるので、 $f_{HP} = 1/(p R_{IN}C_C)$ に3 dB減衰のコーナがあるハイ・パス・フィルタが形成されます。高周波アプリケーションの場合、できる限り f_{HP} を高くして希望しない低い周波数の信号との結合を最小にします。これとは逆に、低周波アプリケーションでは、同じ理由から、ロー・パス・フィルタを構成するRC回路を入力に付加します。ジェネレータを終端しない場合は、信号の範囲が電圧応答の置換えとして表われ、-85 dBVから+6 dBVにわたります。

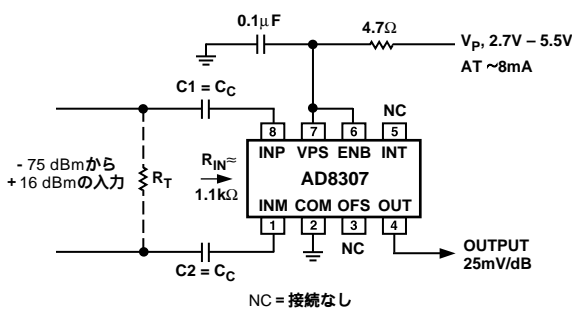


図30 . 基本的な接続

ソースを低インピーダンスで終端する必要がある場合は、基本的な1.1 k Ω のAD8307の入力抵抗(R_{IN})によるシャント効果を斟酌して抵抗 R_T を追加します。たとえば、50 のソースを終端するときは、誤差1%の52.3 の抵抗を使用します。この抵抗は、結合キャパシタの入力側またはLOGアンプ側に接続します。入力側に接続した場合は、所定の周波数範囲に対して小さめのキャパシタの使用が可能になり、LOGアンプ側に接続した場合は、有効 R_{IN} がLOGアンプの入力で直接下がります。

図31は、50 ジェネレータを終端した場合の、10 MHz、100 MHzおよび500 MHzの正弦波に対する入出力レベルの相関をdBmで表わしたグラフで、図32は、同じ条件での代表的な対数一致を示すグラフです。ここで、+10 dBmが1 Vの正弦波振幅に対応し、50 終端においては実効電力10 mWに等しいことに注意して下さい。しかし、終端抵抗を取り除くと、入力電力を無視することができます。このように、AD8307の接続でdBmを使用して入力レベルを規定するときは注意が必要です。

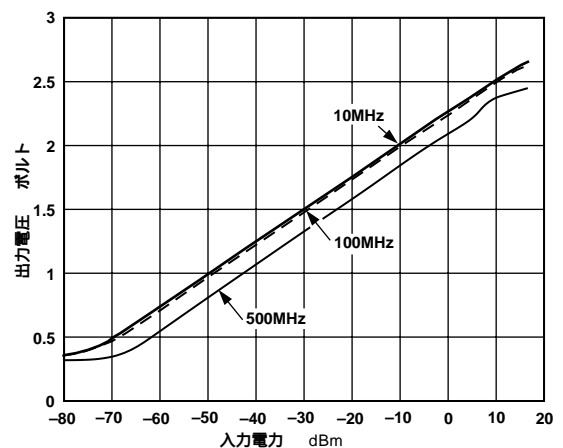


図31 . 10 MHz、100 MHzおよび500 MHzにおける対数応答

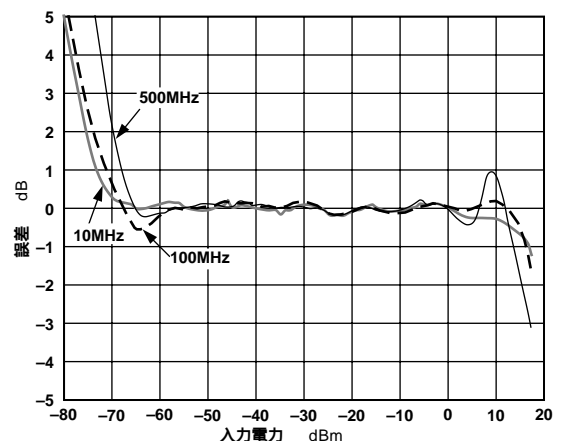


図32 . 10 MHz、100 MHzおよび500 MHzにおける対数則との一致性

入力整合

より高い感度が必要なときは、入力整合回路が有効です。トランスを使用すれば結合キャパシタを使用せずにインピーダンスを変換し、入力で直接生じるオフセット電圧を下げ、INPとINMに対するドライブを平衡させることができます。巻線比の選択は、周波数に依存します。50 MHzより下では、入力容量のリアクタンスが入力インピーダンスの実数部よりはるかに高くなります。この周波数では、約1 : 4.8の巻線比で入力インピーダンスが50 Ω まで下り、入力電圧が上がるので、同じ比率で短絡回路のノイズ電圧の影響が下がります。入力ノイズ電流からの寄与がわずかにあるため、総合ノイズの低下はいくぶん小さめの比率になります。切片もまた、この巻線比によって下げられます。50 整合の場合、 $20 \log_{10}(4.8)$ 、つまり13.6 dBだけ小さくなります。

AD8307

狭帯域整合

トランス結合は、広帯域アプリケーションに有効です。しかし、磁的に結合されるトランスが便利な状況ばかりではありません。高い周波数では、図33に示したような狭帯域整合回路が好ましいことがよくあります。これには、いくつかの利点があります。高い感度で同じ電圧ゲインが得られますが、ある程度の選択性ももたらされます。コンポーネント数は少なく、2つのキャパシタと低価格のチップ・インダクタだけです。しかもこれらのキャパシタに互いに異なるものを使用すれば、単側(不平衡)のソースをINPとINMに印加したとき、それらの振幅を等しくすることができます。つまりこの回路は、 balan(平衡不平衡変成回路)としても機能します。図34は、中心周波数100 MHzに対する応答を示しています。低周波で非常に大きな減衰が生じていることに注意して下さい。なお、高周波の減衰は、LOGアンプの入力容量に起因するものです。

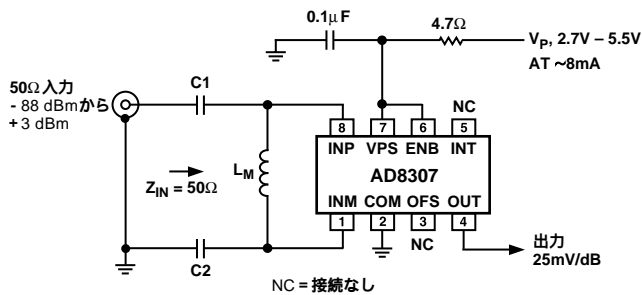


図33 . 高周波入力整合回路

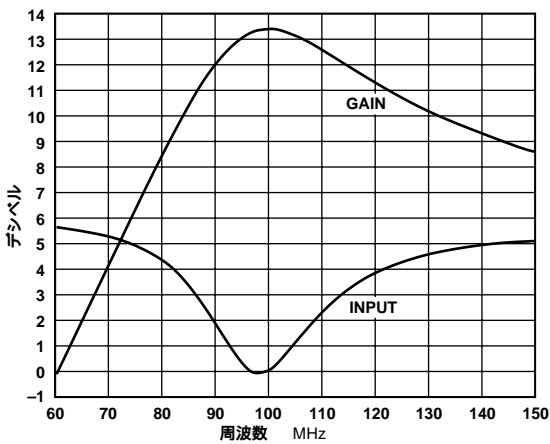


図34 . 100 MHz整合回路の応答特性

表 は、各種の中心周波数 F_c と定格50 と100 の整合インピーダンス Z_{IN} について、それぞれのコンポーネントの値をまとめた表です。キャパシタの値を個別に選択して良好な平衡差動入力を提供するとともに、標準値のコンポーネントの使用時に周波数応答のセンタリングを向上させます。これにより、一般に Z_{IN} が定格値と正確に一致しなくなります。AD8307の完全な入力インピーダンスとインダクタ損は、モデリングに含まれています。

表 . 狭帯域整合の値

| F _C [MHz] | Z _{IN} [Ω] | C1 [pF] | C2 [pF] | L _M [nH] | 電圧ゲイン [dB] |
|------------------------|-----------------------|-----------|-----------|-----------------------|--------------|
| 10 | 45 | 160 | 150 | 3300 | 13.3 |
| 20 | 44 | 82 | 75 | 1600 | 13.4 |
| 50 | 46 | 30 | 27 | 680 | 13.4 |
| 100 | 50 | 15 | 13 | 330 | 13.4 |
| 150 | 57 | 10 | 8.2 | 220 | 13.2 |
| 200 | 57 | 7.5 | 6.8 | 150 | 12.8 |
| 250 | 50 | 6.2 | 5.6 | 100 | 12.3 |
| 500 | 54 | 3.9 | 3.3 | 39 | 10.9 |
| 10 | 103 | 100 | 91 | 5600 | 10.4 |
| 20 | 102 | 51 | 43 | 2700 | 10.4 |
| 50 | 99 | 22 | 18 | 1000 | 10.6 |
| 100 | 98 | 11 | 9.1 | 430 | 10.5 |
| 150 | 101 | 7.5 | 6.2 | 260 | 10.3 |
| 200 | 95 | 5.6 | 4.7 | 180 | 10.3 |
| 250 | 92 | 4.3 | 3.9 | 130 | 9.9 |
| 500 | 114 | 2.2 | 2.0 | 47 | 6.8 |

傾きと切片の調整

さらに高いキャリブレーション精度が必要なときは、図35に示した調整回路を単体で、あるいは組み合わせで使用することができます。対数の傾斜は、定格値12.5 k のオンチップ負荷抵抗(図29を参照して下さい)を50 k で分路し、VR1で調整することにより対数の傾きを20 mV/dBに小さくすることができます。キャリブレーション範囲は±10%(18 mV/dBから22 mV/dBまで)で、これには内部負荷の値の変動性の誤差が完全に含まれます。調整においては、正確な信号ジェネレータを使用し、LOGアンプのダイナミック・レンジの中心をまたぐ間隔で、交互に2つの入力レベル、たとえば -60 dBmと0 dBmを印加します。ダイナミック・レンジ中央で振幅変調信号を使用することもできます。変調深度をMとすると、1サイクルの変調間隔にわたるピークとトラフの間のデシベル・レンジは、Mの関数として次式で表わされます。

$$dB = 20 \log_{10} \frac{1 + M}{1 - M} \quad (7)$$

たとえば、信号レベルが実効値 -40 dBm、変調深度70%(M = 0.7)とすると、デシベル・レンジは15 dBとなり、信号は -47.5 dBmから -32.5 dBmの間で変化します。

対数の切片は±3 dBの範囲で調整可能で、これにより、ある程度のシステム・レベルの誤差を加えてもAD8307における最悪ケースの切片誤差が十分に吸収されます。広い範囲については、 R_S をゼロに設定します。ダイナミック・レンジの下端に近い正確な既知のCW信号を印加しながらVR2を調整して、傾きに残されている不確定性の影響を最小にします。たとえば、切片を -80 dBmに設定する場合であれば、-65 dBmのテスト・レベルを印加し、25 mV/dBの傾きにおいてDC出力がゼロより15 dB高くなるように、つまり+0.3 VとなるようにVR2を調整します。

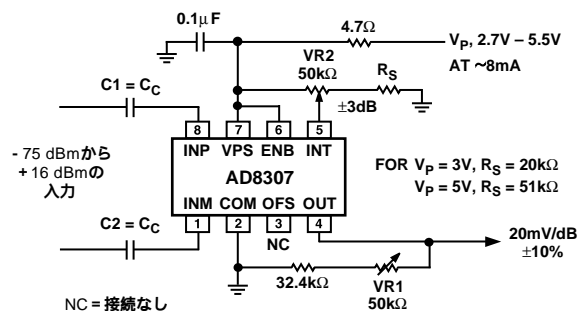


図35 . 傾きと切片の調整

アプリケーション

AD8307の用途は非常に広く、適用が容易で外付けのコンポーネントもほとんど必要としません。多くのアプリケーションでは、すでに示したような簡単な接続によりこの製品を使用することができます。ここでは、より具体的なアプリケーションの例をいくつか紹介します。

出力のバッファ

オペアンプを使用して出力をバッファし、傾きをさらに上げることができます。単電源機能を保持するのであれば、AD8031が適しています。このデバイスは、AD8307と同様に2.7 V電源で動作し、レール・トゥ・レール出力機能を備えています。これは5ピンのバージョンとして提供されますが、そのほかに8ピン・デュアル・タイプのAD8032もあります。図36は、5 V (50 mVの90 dB倍は4.5 Vのスイングになります)の電源を使用して傾きを50 mV/dB(10進数1桁当たり1 V)に上げる方法を示しています。VR1は±10%の傾き調整を提供し、VR2は±3 dBの切片的調整範囲を提供します。R2 = 4.99 k のときは傾きを25 mV/dBまで調整することができ、2.7 Vの電源を使用できます。R2を80.6 k にセットすると、100 mV/dBまで上り、デジタル電圧計でデシベルを直接読取ることができるようになります。この場合、90 dBのレンジが9 Vのスイングに対応するので、少なくともこの大きさの電源がオペアンプに必要となります。

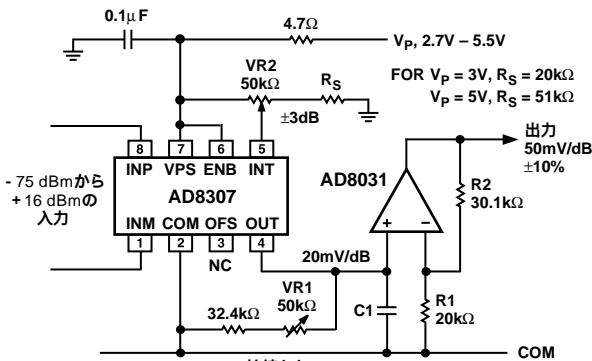


図36．出力のバッファを伴うLOGアンプ

C1は任意です。これにより、ロー・パスの出力フィルタのコーナ周波数を下げることができます。電圧計等の低速デバイスで出力を測定するアプリケーションの場合には、0.1 µFを用いるとよいでしょう。反対に、C1を取り除くと、10%から90%に立上るまでの応答時間が200 nsとなり、最終値の99%までの立上り時間は300 ns (typ)になります。より高速な応答を達成するためには、AD8307の出力にある負荷抵抗を下げ、ゲインの高いオペアンプを使用してスケールを再生する必要があります。8.33 k を使用すると基本の傾きは10 mV/dBになります。この傾きは、ゲイン2.5のバッファを使用すれば、25 mV/dBに戻すことができます。このとき、全体の10%から90%に立上るまでの応答時間は100 ns未満になります。図37は、50 負荷を駆動する場合に出力電流を増大させる方法を示しています。R_Tは任意ですが、逆終端する場合に挿入し、スロープを12.5 mV/dBに下げます。

4極フィルタ

低い周波数、たとえば可聴音周波数20 Hzを使用するアプリケーションでは、多極ロー・パス・フィルタとしてバッファ・アンプを

使用すれば、信号レベルの変化に対する迅速な応答時間を維持しつつ、出力のリプルを低く抑えることができます。

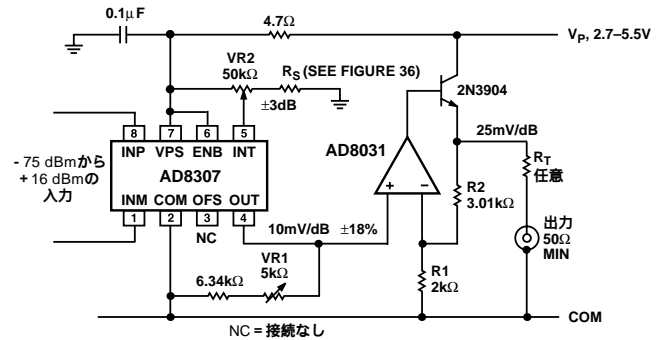


図37．ケーブル駆動LOGアンプ

図38では、可聴音周波数域で動作するようにキャパシタの値を選択し、10 Hzのコーナ周波数、これより上の周波数に対して10進数1桁当たり80 dBの減衰、150 msの1%セトリング時間(0.1%セトリング時間は175 ms)が得られます。残留リプルは、AD8307への入力周波数が20 Hzのとき、4 mV (±0.02 dB)となります。このフィルタを別の周波数用に調整することは容易で、C5、C6、C7を同じ割合で変えるだけです(例：100 kHzでは100 pFを使用します)。これをデジタル・マルチメータの手前に接続すれば、100 mV/dBの傾きによって、小数点を読み替えるだけでデシベル値を直読することができます。フィルタの電源電圧は、ダイナミック・レンジをサポートできる充分な大きさとしなければなりません。ほとんどのアプリケーションでは、最低9 Vが必要です。推奨電圧は12 Vです。

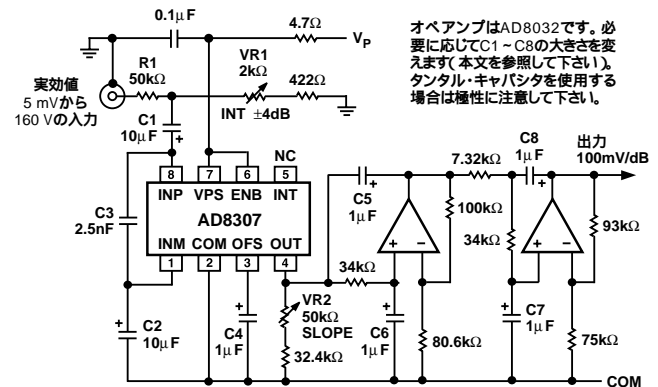


図38．4極ロー・パス・フィルタを伴ったLOGアンプ

図38には、この回路や、デシベルの直読スケールがある有効な広域AC電圧計を提供する他のアプリケーションで選択的に採用できる入力減衰回路の使用も示されています。表示の都合から - 73 dBmから + 17 dBmまでの基本範囲(正弦波の場合は実効値50 µVから1.6 Vまで)が実効値5 mVから160 V(このとき、R1の電力は512 mWになります)までの範囲にシフトされています。AD8307の基本入力抵抗が精密でないことから、±4 dB切片調整を兼ねて、信号を入力を中心に置ためにVR1を使用しています。低周波応答は、15 Hzまで広がります。必要な場合には、C1とC2の値を変倍してコーナ周波数を高くすることもできます。シャント・キャパシタC3は、高い周波数帯域を約100 kHzに下げ、スプリアス信号に対する耐性を高めます。結合キャパシタやフィルタのキャパシタについては、必要に応じて適宜値を選択します。

AD8307

1 μWから1 kWまでの50 電力計

図39に示したフロント・エンドへの適用例は、送信機の最終段アンプからアンテナに給電される電力を測定します。ダイナミック・レンジは、電力の範囲をカバーできるように - 30 dBm(実効値7.07 mVまたは1 μW)から + 60 dBm(実効値223 Vまたは1 kW)までにセットされています。定格の電圧減衰比158 : 1(44 dB)が使用されているので、切片が - 84 dBmから - 40 dBmに移動し、10進数1桁当たり0.25 VのAD8307の傾きが、電力レベル100 mWの場合は1.5 Vに、10 Wの場合は2.0 Vに、1 kWの場合は2.5 Vに変わります。

一般式は次のとおりです。

$$P(\text{dBm}) = 40(V_{\text{OUT}} - 1)$$

必要となる減衰は、入力容量が非常に低い容量型のディバイダを使用して具体化することができますが、小さいキャパシタの値を正確に保つことは容易ではありません。より良い方法は、抵抗型のディバイダを使用することで、そのようにしても必要な予防措置を施せばAD8307へのスプリアスの結合を最小に抑えることができます。この場合、図示したように、シールドしたボックス内にAD8307を収め、このボックスに設けた穴に入力抵抗を貫通させます。ここに示した結合キャパシタは、 $f = 10$ MHzの場合に適しています。AD8307の2つの入力ピンの間にキャパシタを追加すれば、前述したように1 GHz以上に及ぶスプリアスのHF信号に対する応答を抑えることができます。

この抵抗の装荷によって惹き起こされる不整合は問題になりません。負荷に分配された電力のうち、この測定システムに吸収されるのはわずか0.05%で、1 kWに対して高々500 mWに過ぎません。特定のシステムの必要条件に適合させるときは、ここで説明した別のアプリケーションから復調後のフィルタリングと傾きのキャリブレーションの装置を選択します。なお1 nFのキャパシタを使用すれば、HF信号が負荷を経由してAD8307に取込まれるリスクを低く抑えることができます。

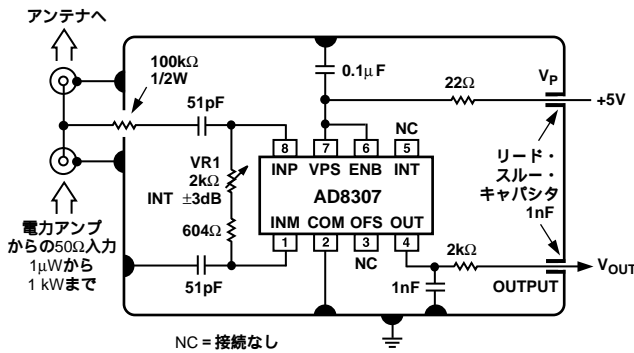


図39 . 1 μWから1 kWまでの50 電力計

ダイナミック・レンジ120 dBの測定システム

AD8307のダイナミック・レンジは、AD603等のX-AMP™を追加することにより90 dBから、さらに120 dBを超えるまでに広げることができます。この種の可変ゲイン・アンプは、非常に正確な指数ゲイン・コントロール特性を示し、言い換えれば、コントロール電圧の所定量の変化に対して一定のデシベル値でゲインを変化させることができます。AD603の場合、このスケール・ファクタが40 dB/Vまたは25 mV/dBになります。このdBにおける直線的な応答特性がLOGアンプの特性と同じであることは明らかです。確かに、AD8307も同じスケール・ファクタを示します。

AD603の入力関連ノイズは、100 入力では1.3 nV/√Hz、50 に整合させたとき0.9 nV/√Hzと非常に低く、これは200 kHzの帯域幅においては実効値0.4 μVまたは - 115 dBmに相当します。また、実効値1.4 Vまたは + 16 dBmを超える入力をこれで扱うこともできます。このように、このデバイスは、特定帯域に関して130 dBを超えるダイナミック・レンジに対処する能力があります。

ここでX-AMPのゲイン・コントロール電圧をAD8307の出力から導くと、基本的な対数応答特性が変更されることなく、信号が小さいときはこのフロント・エンドのゲインが上昇し、大きいときは低くなる効果が得られます。このゲインのレンジは40 dBですが、AD8307の90 dBのレンジと組み合わせられるので、ここでも130 dBのレンジに対応することになります。

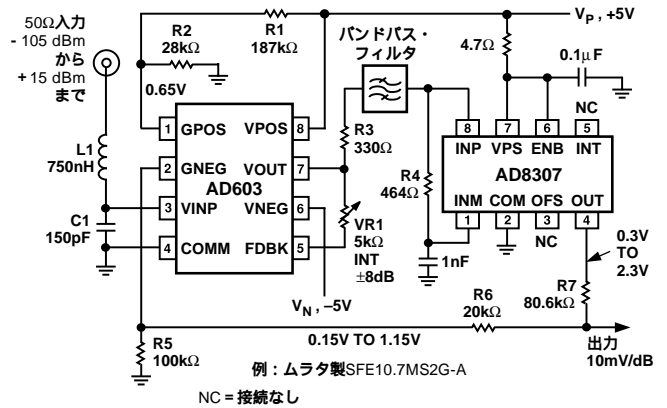


図40 . 120 dBの測定システム

図40に示したシステムでは、これらの2つの部品がともに作用して、スペクトル・アナライザやネットワーク・アナライザ、その他大きなダイナミック・レンジを必要とする測定装置等のアプリケーションにおける最先端のIF測定が提供されます。その動作を理解するためには、まず、AD8307が約0.3 Vから2.3 Vまでの出力を生成するために使用されていることに注目します。この2 Vのスパンは、R5/R6/R7により2等分されて、AD603がゲインを40 dB変化させるために必要とする1 Vのスパンとなります。ここで、GNEG(ピン2)に印加される正の電圧が増加すると、ゲインが下がることに注意して下さい。このフィードバック回路は、タップされて出力ノードに便利な10 mV/dBスケールをもたらし、必要に応じてこれをバッファすることもできます。

AD603にフィードバックされる電圧範囲の中心は650 mVで、± 20 dBのゲインがR1/R2によって中心との一致が行われます。このシステムの切片キャリブレーションを有利に行うためには、このときよく調整された5 Vの電源を用いることが重要です。フィルタの挿入損失を吸収し、全ダイナミック・レンジを中心と一致させるために、VR1の使用によりAD603の最大ゲインを変化させて切片を調整します。図41は、- 120 dBmから + 20 dBmにわたるAD8307の出力と、理想的な対数応答からのずれを示しています。破線は、フィルタが挿入されていないときのノイズ・フロアの上昇を示します。デシベル値の差は、AD603から50 MHzの帯域を引き出すことを前提とすると約 $10 \log_{10}(50/0.2)$ 、つまり24 dBになります。なお、この例で使用しているセラミック・フィルタに代えてL-Cフィルタを使用することもできます。

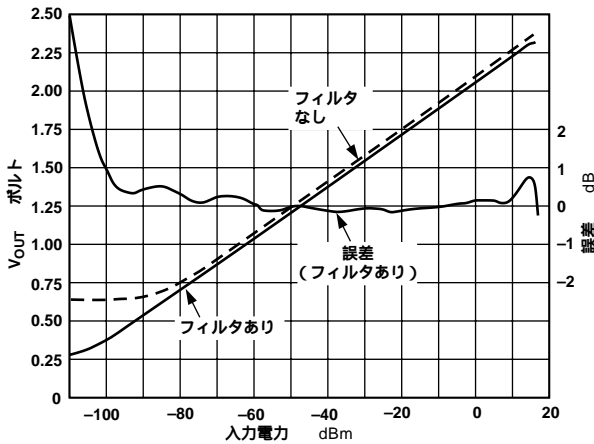


図41 . 120 dBの測定システムの結果

い信号レベルと低い周波数での規則一致性を改善するために、オフセット補償ループにC4を追加します。

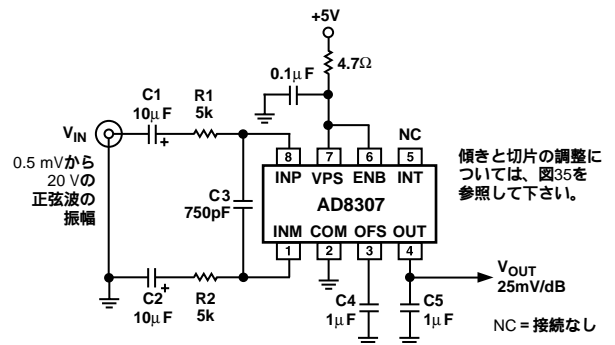


図42 . 低周波動作の接続

低い周波数での動作

AD8307は、任意の低い信号周波数で、入力結合キャパシタに使用される値のみに依存する優れた対数一致性を示します。また、HF信号に対するこのLOGアンプの感度を下げるために、ロー・パスの入力フィルタを使用することも望ましいでしょう。図42は、20 dBの減衰率で結合する簡単な構成を示しています。切片は、この減衰によって上側にシフトされて - 84 dBmから - 64 dBmに変わり、入力範囲が0.5 mVから20 Vになります(正弦波の振幅)。

10 µFの結合キャパシタC1、C2(好ましくはタンタル電解キャパシタとします。極性に注意して下さい)によってハイ・パス・フィルタの3 dBコーナ周波数の定格値は3 Hzに設定され、ロー・パス・フィルタの3 dBコーナ周波数は200 kHzに(C3と1 k の有効入力抵抗によって)設定されます。- 1%の振幅誤差ポイントは、20 Hzと30 kHzに現れます。これらは、単純なスケールリングによって容易に変更可能で、各種のアプリケーションに合わせるすることができます。C3がゼロのときは、ロー・パス・フィルタのコーナ周波数が200 MHzになります。このキャパシタは、基本的に入力HFを短絡するので、ダイナミック・レンジの下端が改善され、広帯域ノイズが著しく下がります。AD8307を50 からドライブしたときに比べると、ノイズ除去が約2 dB改善されます。

出力から復調後のリプルを除去するために、ロー・パス・フィルタの時定数を下げることが必要です。これはC5によってもたらされます。図示した値の場合、出力の時定数は125 msです(図38に示したさらに精密なフィルタも参照して下さい)。最後に、非常に低

DC結合アプリケーション

場合によっては、DC入力に対する応答が必要となることがあります。AD8307は、内部的にDC結合されているので、これを排除する根本的な理由はありません。ただし、初段を適切にバイアスするために、COM電位より2 V高い電位を入力を設定しなければならないという実際的な制限があります。ソースがこのレベルの差動信号である場合、入力に直接それを接続することができます。たとえば、マイクロ波検波回路は、RF入力AC結合可能で、そのベースバンド負荷は、AD8307の“ 浮いている ” R_{IN} と C_{IN} によって自動的に約 $V_p/2$ に設定されます。

通常ソースは、グラウンドを基準にする単側(不平衡)信号になり、このためAD8307に負の電源を供給する必要が生じます。これは、図43に示したようにして実現できます。この場合の出力は、この負の電源を基準とし、差動信号から単側(不平衡)信号への変換を行う出力インターフェースが必要になります。AD8307は、この目的で使用されています。傾きが20 mV/dBに設定され、理想的に動作していれば、10 µVのDC入力に対するゼロから4 VのDC入力に対する +2.2 Vまでの出力が得られます。AD8307は、基本的に入力信号の符号に影響されませんが、このバイアス・スキームを用いることによって、負入力の最大値が約 - 1.5 Vに制限されます。なお、R7 = 0とするときのトリミング後の伝達関数は、次式で表わされます。

$$V_{OUT} = (0.4 V) \log_{10} (V_{IN} / 10 \mu V)$$

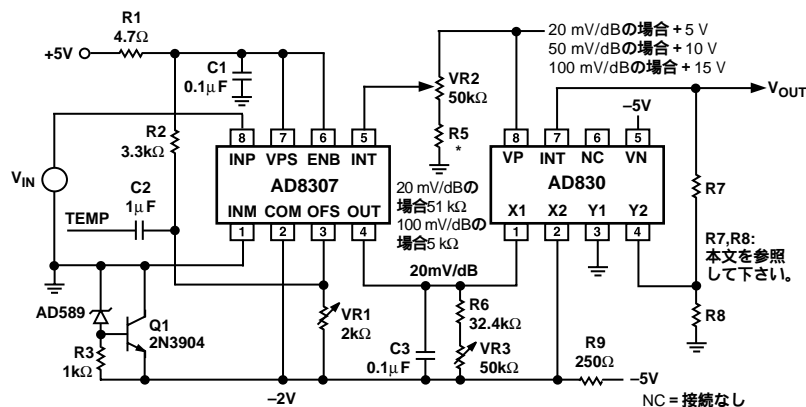


図43 . DC結合アプリケーション用の接続

AD8307

切片を上げて、たとえば100 μ Vに上げて、最初の桁(10 μ Vから100 μ Vまで)においてDCの精度が保証されないという根本的な理由を回避することができます。同様に傾きについても、R7 = 3 k Ω とR8 = 2 k Ω を使用して50 mV/dBに、あるいはR7 = 8 k Ω とR8 = 2 k Ω を使用して100 mV/dBに引上げれば、DVM(デジタル電圧計)でのデシベル測定を簡略化することができます。これにより最大出力が+11 Vになるので、AD8307用に+15 Vの電源を用意します。出力を負の方向にスイングさせるためには、ピン1とピン2を単純に逆にします。ロー・パス・フィルタのキャパシタC3は、出力の立ち上がり時間を約1 msに設定します。

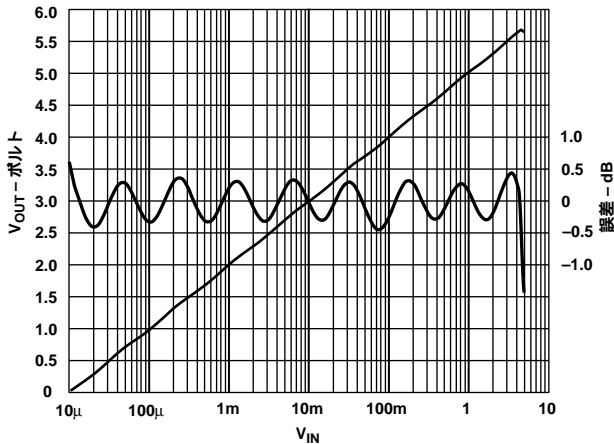


図44 . DC結合AD8307の50 mV/dBにおける理想的な出力と規則一致性の誤差

図44は、ノイズと入力オフセットがないときの50 mV/dBにおける出力と規則一致性の誤差を示しています。ちなみに、DC励起の場合の誤差リプルは、より一般的な正弦波励起の場合の約2倍になっています。実際においては、ノイズと内部のオフセット電圧によってダイナミック・レンジの最初の1桁の精度が低下します。内部のオフセット電圧については、非常に低い残留オフセットが保証される単純な方法を使用して、VR1をマニュアル調整することによりゼロにすることができます。

まず、キャパシタを経由して臨時的AC信号、通常は振幅100 mV、周波数約100 Hzの正弦波を使用しますが、これをノードTEMP1に印加します。これには、オフセット除去電圧を乱す効果があります。この後、オシロスコープを上で観察しながら、波形(周波数が2倍になった)のピークが同一振幅になるまでVR1を調整します。AD8307は、根本的にベースバンドのLOGアンプとして動作するように設計されていないこと、またACモードではこのオフセットが定期的かつ自動的にゼロになることから、この種の仕様がないのですが、この手順により入力を約10 μ Vまで小さくすることが可能で、温度ドリフトもほとんどありません。

次に、切片を設定する必要があります。これを行う目的でVR2が備わっていますが、調整はVR1の調整後に実施します。もっとも簡単な方法は、入力を短絡して、出力がノイズ・フロアに対応する0.3 VになるようにVR2を調整する方法です。より高い精度が要求されるアプリケーションでは、振幅が1 mV、周波数が約1 MHzの臨時的正弦波テスト電圧を印加しますが、その場合、臨時的オンボード入力減衰回路が必要になることがあります。20 mV/dBのスケールでは、出力が0.68 Vとなるように調整すればDC切片(AC切片より6 dB低くなります)が10 μ Vになります。また、100 mV/dBでは、出

力が3.4 Vとなるように調整します。100 μ Vの切片が好ましい場合(最大出力電圧を有効に下げます)は、これらのスケールに対応する出力は、それぞれ0.28 Vと1.4 Vになります。

最後に、傾きの調整を行わなければなりません。この調整では、プログラマブル波形ジェネレータを用いて上下の電圧レベルを正確に決定した低周波の矩形波を発生させ、主入力に印加します。これには、周波数が100 Hzで上下のレベルがそれぞれ1 Vと10 mVの矩形波が適しています。出力は、ロー・パスでフィルタリングされた矩形波になり、スケールを20 mV/dBとする場合にはその振幅が0.8 Vに、100 mV/dBとする場合には4 Vになるように調整します。

500 MHzを超える周波数での動作

AD8307は、500 MHzを超える周波数での動作を意図して設計されていません。しかしながら、これより高い周波数でも有効な性能を提供します。図45は、入力周波数が900 MHzのときのAD8307の対数出力を示したグラフです。-50 dBmから-10 dBmまでの範囲でこのデバイスが良好な対数一致性を示すことがわかります。-5 dBmに伝達関数の“乱れ”がありますが、これを許容できるのであれば、60 dB(-50 dBmから+10 dBmまで)を超えるダイナミック・レンジでこのデバイスを使用することができます。

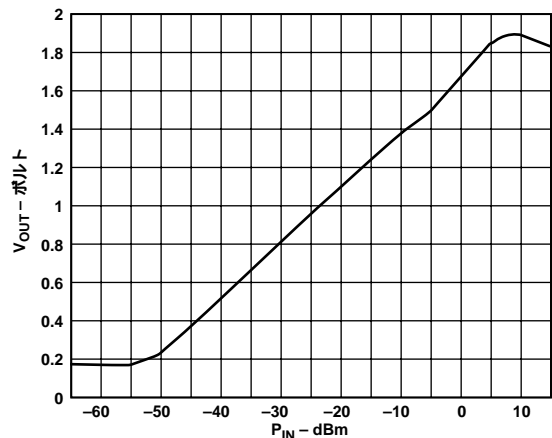


図45 . 入力周波数900 MHzにおける入出力特性

評価ボード

高速なAD8307の定格性能を実証するために慎重にレイアウトし、テストを行った評価ボードを用意しました。図46は、この評価ボードの回路図です。オーダーに関する情報につきましては、オーダー・ガイドを参照して下さい。

図47と図49は、評価ボードのコンポーネント側とハンダ付け側のシルクスクリーンを示しています。コンポーネント側とハンダ付け側のレイアウトは、それぞれ図48と図50に示しました。

外部の計測装置に接続するために、側面装着式のSMAタイプのコネクタが備わっています。ボード上には、SMBまたはSMCタイプのコネクタを実装するためのスペースも用意されています。トップ・マウントのSMAコネクタを使用するときは、使用しないストリップ・ラインがオープン・スタブとして機能し、高い周波数において評価ボードとデバイスの組み合わせ全体の性能を低下させるおそれがありますので、ボードのエッジから1/8インチのストリップ・ラインを除去する(ブレードを使用して削り取ります)ことが推奨されています。

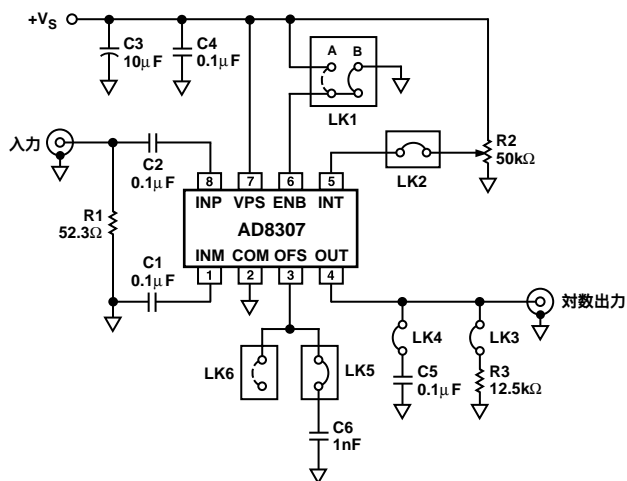


図46．評価ボードの回路図

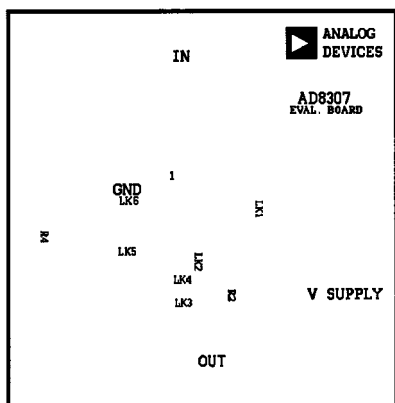


図47．コンポーネント側のシルクスクリーン

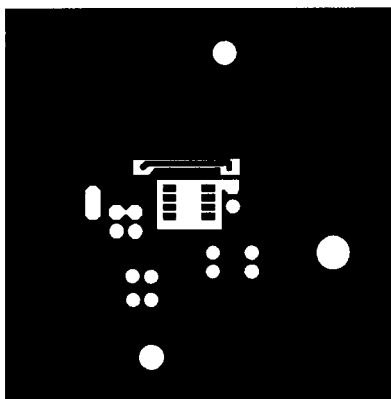


図48．ボードのレイアウト(コンポーネント側)

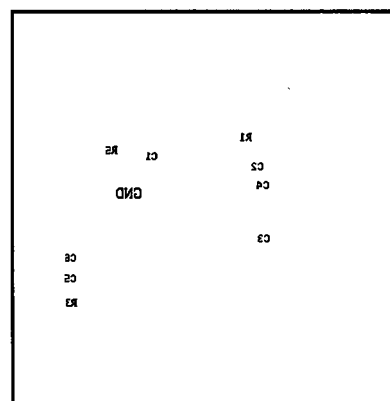


図49．ハンダ付け側のシルクスクリーン

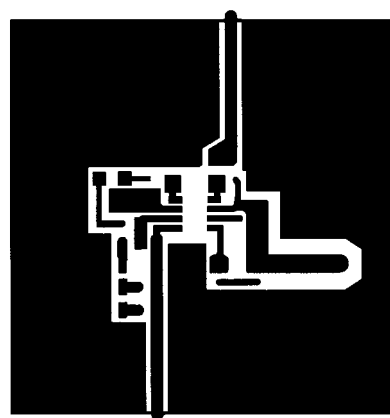


図50．ボードのレイアウト(ハンダ付け側)

リンクとトリムのオプション

評価ボードの使用前に必要な動作設定を行うために、リンク・オプションとトリム・ポテンショメータが多数用意されています。これらのリンク・オプションとトリム・ポテンショメータの説明を表として次にまとめました。

表 . 評価ボードのリンク・オプション

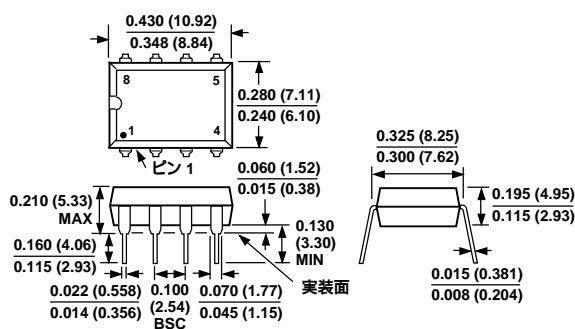
| リンク番号 | デフォルト位置 | 機能 |
|-------|---------|--|
| LK1 | A | パワーアップ/パワーダウン。このリンクがポジションBになっているときは、ENBピンがグラウンドに接続されてAD8307がパワーダウン・モードになります。このリンクをポジションAにすると、ENBピンが正の電源に接続されて、AD8307が通常の動作モードになります。 |
| LK2 | オープン | 切片調整。リンクLK2をオープン状態にしておくと、AD8307の対数切片が定格の - 84 dBmになります。LK2を閉じると、ピン5 (INT) にポテンショメータR2のワイバが接続されます。INTの電圧を変化させることによって、切片の位置を調整することができます。切片は約8 dB/Vの割合で変化します。 |
| LK3 | オープン | 傾き調整。このリンクをオープン状態にしておくと、出力の傾きが定格の25 mV/dBになります。リンクを閉じるとグラウンドに接続された12.5 k の負荷抵抗 (R3) が対数出力に接続されます。この抵抗と12.5 k の内部抵抗との組み合わせで、対数の傾きが12.5 mV/dBに下がります。別のスケールリング・ファクタ用にR3の値を調整することもできます。 |
| LK4 | オープン | ロー・パス復調フィルタのコーナ周波数。このリンクがオープン的时候は、ロー・パス復調後フィルタのコーナ周波数が公称値の4 MHzになります。これは、12.5 k のオンチップ負荷インピーダンスと、3.5 pFのオンチップ負荷キャパシタンスによって決定された値です。このキャパシタンスに負荷キャパシタンスを加えなければならないので (例 : オシロスコープのプロープによるもの) 内部のビデオ帯域幅が全体で13.5 pFの場合に公称値の1 MHzまで下がります。LK4を接続すると、0.1 μFの外部負荷キャパシタンス (C5) が出力に接続され、ロー・パス・フィルタのコーナ周波数を約125 Hzに下げます。C5をさらに大きくするときは、式 $f = 12.7 \text{ Hz} / C5 (\mu\text{F})$ からコーナ周波数を算出します。 |
| LK5 | オープン | オフセット・コントロール・ループ。このリンクがオープン的时候は、内部オフセット・コントロール・ループが、コーナ周波数が約1 MHzの全体的にハイ・パスとして機能する回路になります。LK5リンクを閉じると、1 nFのキャパシタ (C6) がOFSピンに接続されてコーナ周波数が下がり、10 kHzまで正確な動作が得られます。さらに最低動作周波数を下げる場合は、C6をこれより大きなキャパシタに置換えます (例 : 1 μFのキャパシタを使用すると動作が10 Hzに下がります)。ただし、入力レベルがオフセット電圧 (通常400 μV) を超えている場合は、外付けのキャパシタC6は最低信号周波数に対して効果を及ぼせないことを留意して下さい。このような信号に対するレンジは、DCにまで到達します (入力ピンに直接印加された信号の場合)。 |

D784-2.7-5/99,1A

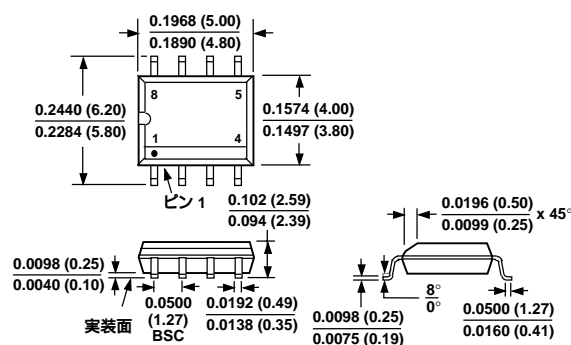
外形寸法

サイズはインチと (mm) で示します。

8ピンのプラスチックDIP
(N-8)



8ピンのSOIC
(R-8)



PRINTED IN JAPAN

