

TC6381AF

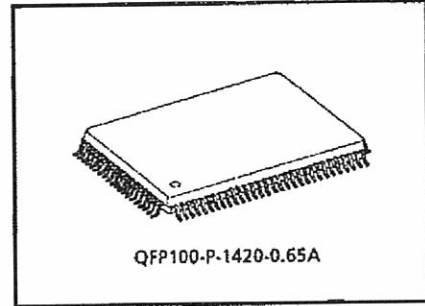
8 ビットデータポート

TC6381AFは、0.6 μプロセスのCMOSシリコンゲート技術で作られたICです。

本ICは多系統の出力ポートをもつインタフェースICです。

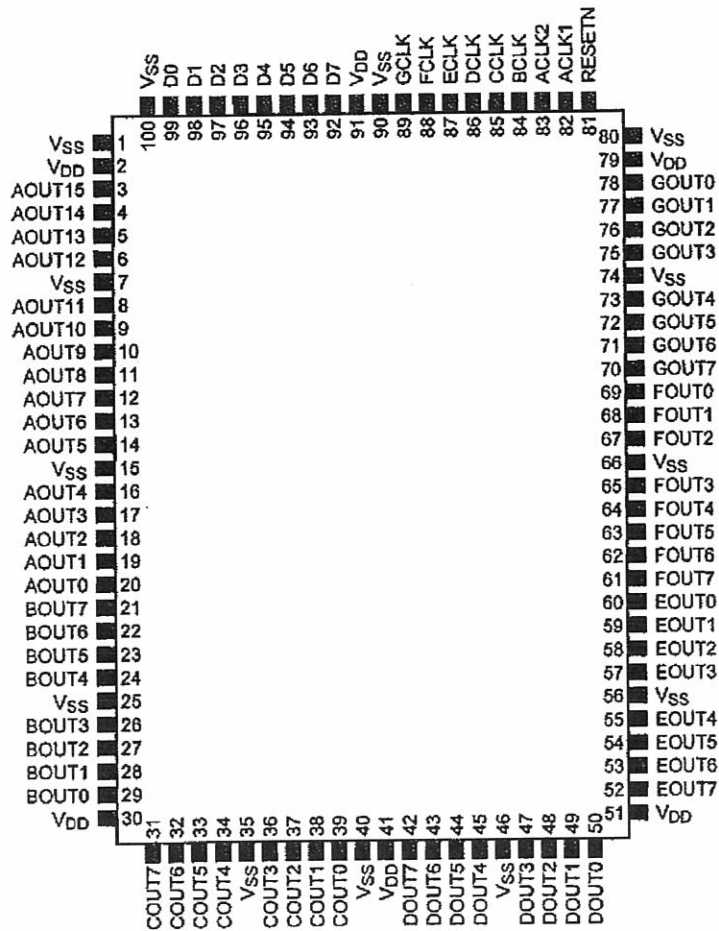
特長

- 5V単一電源で動作し、動作範囲は5.0V ± 10%と広範囲です。
- データバスにプルアップ抵抗内蔵。
- 8ビットデータ出力6系統と16ビットデータ出力1系統内蔵。
- 100ピンプラスチックRFP100(QFP100-P-1420-0.65A)



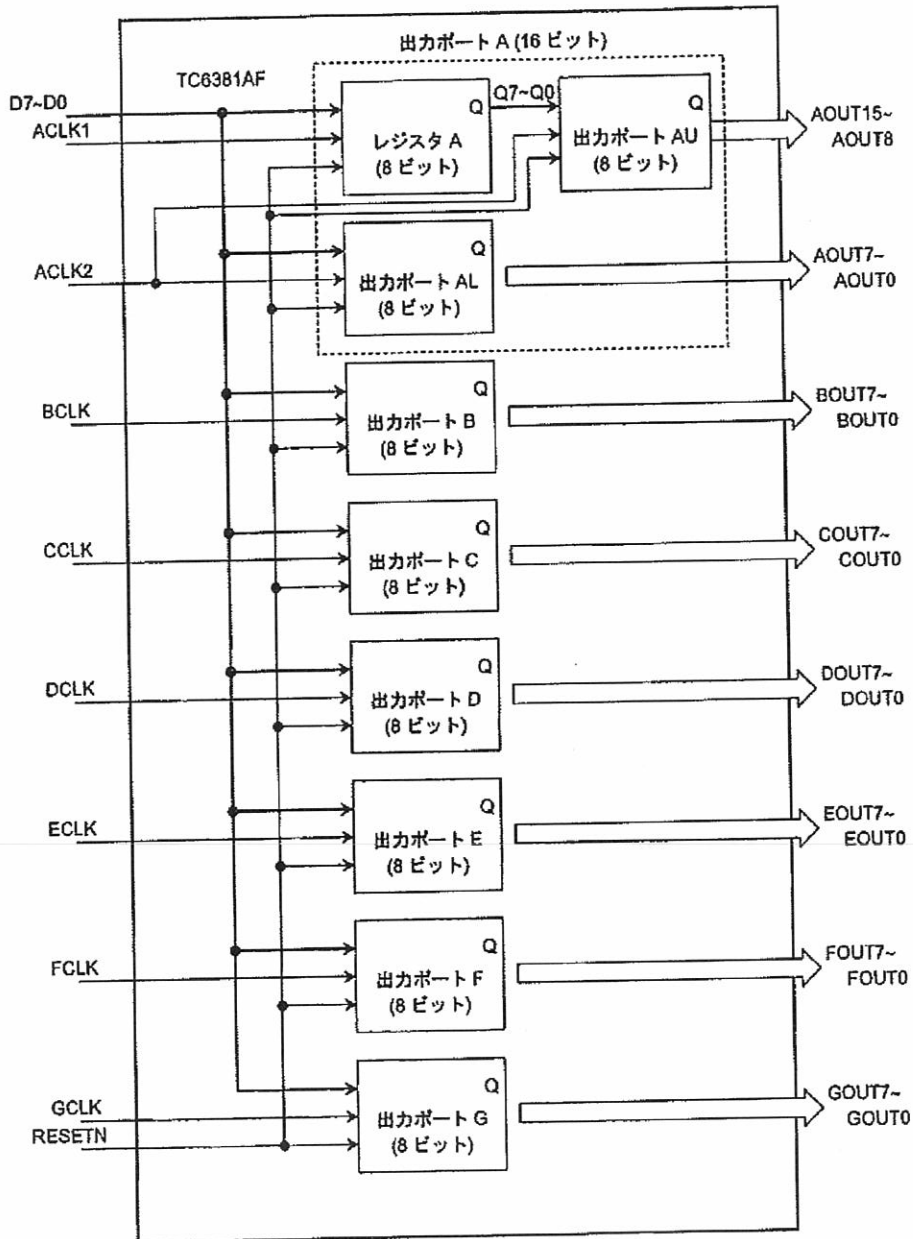
質量: 1.6g (標準)

ピン接続図 (top view)



システム構成

TC6381AF ブロック図



端子名称および機能

端子名称	端子番号	入/出力	機 能
V _{SS}	1	—	電源端子 (0 V)
V _{DD}	2	—	電源端子 (5 V)
AOUT15	3	出力	16 ビットの出力ポート A の上位 4 ビット RESETN 信号入力時は "L" が出力される
AOUT14	4		
AOUT13	5		
AOUT12	6		
V _{SS}	7	—	電源端子 (0 V)
AOUT11	8	出力	16 ビットの出力ポート A の上位 5 ビット目から 11 ビット目 RESETN 信号入力時は "L" が出力される
AOUT10	9		
AOUT9	10		
AOUT8	11		
AOUT7	12		
AOUT6	13		
AOUT5	14		
V _{SS}	15	—	電源端子 (0 V)
AOUT4	16	出力	16 ビットの出力ポート A の下位 5 ビット RESETN 信号入力時は "L" が出力される
AOUT3	17		
AOUT2	18		
AOUT1	19		
AOUT0	20		
BOUT7	21	出力	8 ビットの出力ポート B の上位 4 ビット RESETN 信号入力時は "L" が出力される
BOUT6	22		
BOUT5	23		
BOUT4	24		
V _{SS}	25	—	電源端子 (0 V)
BOUT3	26	出力	8 ビットの出力ポート B の下位 4 ビット RESETN 信号入力時は "L" が出力される
BOUT2	27		
BOUT1	28		
BOUT0	29		
V _{DD}	30	—	電源端子 (5 V)
COUT7	31	出力	8 ビットの出力ポート C の上位 4 ビット RESETN 信号入力時は "L" が出力される
COUT6	32		
COUT5	33		
COUT4	34		
V _{SS}	35	—	電源端子 (0 V)
COUT3	36	出力	8 ビットの出力ポート C の下位 4 ビット RESETN 信号入力時は "L" が出力される
COUT2	37		
COUT1	38		
COUT0	39		
V _{SS}	40	—	電源端子 (0 V)
V _{DD}	41	—	電源端子 (5 V)

端子名称	端子番号	入/出力	機能
DOUT7	42	出力	8ビットの出力ポートDの上位4ビット RESETN 信号入力時は "L" が出力される
DOUT6	43		
DOUT5	44		
DOUT4	45		
Vss	46	—	電源端子 (0V)
DOUT3	47	出力	8ビットの出力ポートDの下位4ビット RESETN 信号入力時は "L" が出力される
DOUT2	48		
DOUT1	49		
DOUT0	50		
VDD	51	—	電源端子 (5V)
EOUT7	52	出力	8ビットの出力ポートEの上位4ビット RESETN 信号入力時は "L" が出力される
EOUT6	53		
EOUT5	54		
EOUT4	55		
Vss	56	—	電源端子 (0V)
EOUT3	67	出力	8ビットの出力ポートEの下位4ビット RESETN 信号入力時は "L" が出力される
EOUT2	58		
EOUT1	59		
EOUT0	60		
FOUT7	61	出力	8ビットの出力ポートFの上位5ビット RESETN 信号入力時は "L" が出力される
FOUT6	62		
FOUT5	63		
FOUT4	64		
FOUT3	65		
Vss	66	—	電源端子 (0V)
FOUT2	67	出力	8ビットの出力ポートFの下位3ビット RESETN 信号入力時は "L" が出力される
FOUT1	68		
FOUT0	69		
GOUT7	70	出力	8ビットの出力ポートGの上位4ビット RESETN 信号入力時は "L" が出力される
GOUT6	71		
GOUT5	72		
GOUT4	73		
Vss	74	—	電源端子 (0V)
GOUT3	75	出力	8ビットの出力ポートGの下位4ビット RESETN 信号入力時は "L" が出力される
GOUT2	76		
GOUT1	77		
GOUT0	78		
VDD	79	—	電源端子 (5V)
Vss	80	—	電源端子 (0V)
RESETN	81	入力	全出力ポートのリセット用信号 "L" レベルでリセット状態
ACLK1	82	入力	レジスタ A にデータを書き込むためのライト信号 データの取り込みは、本信号の立ち上がりに同期して行われる

注 1: 「負論理」となる端子には、端子名称末尾にすべて N を付けて「負論理」端子として区別しています。

端子名称	端子番号	入/出力	機能
ACLK2	83	入力	レジスタ A のデータをポート AU に転送するためのクロック信号およびポート AL にデータを書き込むためのライト信号 データの取り込みは、本信号の立ち上がりに同期して行われる
BCLK	84	入力	ポート B にデータを書き込むためのライト信号 データの取り込みは、本信号の立ち上がりに同期して行われる
CCLK	85	入力	ポート C にデータを書き込むためのライト信号 データの取り込みは、本信号の立ち上がりに同期して行われる
DCLK	86	入力	ポート D にデータを書き込むためのライト信号 データの取り込みは、本信号の立ち上がりに同期して行われる
ECLK	87	入力	ポート E にデータを書き込むためのライト信号 データの取り込みは、本信号の立ち上がりに同期して行われる
FCLK	88	入力	ポート F にデータを書き込むためのライト信号 データの取り込みは、本信号の立ち上がりに同期して行われる
GCLK	89	入力	ポート G にデータを書き込むためのライト信号 データの取り込みは、本信号の立ち上がりに同期して行われる
V _{SS}	90	—	電源端子 (0 V)
V _{DD}	91	—	電源端子 (5 V)
D7	92	入力	8 ビットの入力データバス
D6	93		
D5	94		
D4	95		
D3	96		
D2	97		
D1	98		
D0	99		
V _{SS}	100	—	電源端子 (0 V)

機能説明

TC6381AFには、ポートA-Gの7個のポートが内蔵されておりAが16ビット、B-Gが8ビットとなっています。

ポートAは、ライト信号“ACLK1”の立ち上がりエッジにより入力D7~D0のデータを読み込み、レジスタAに一時格納し、“ACLK2”の立ち上がりエッジによりレジスタAのQ出力Q7~Q0のデータを出力AOUT15~AOUT8より出力します。

また、ライト信号“ACLK2”の立ち上がりエッジにより入力D7~D0のデータを読み込み、出力AOUT7~AOUT0より出力します。

ポートBは、ライト信号“BCLK”の立ち上がりエッジにより入力D7~D0のデータを読み込み、出力BOUT7~BOUT0より出力します。

ポートCは、ライト信号“CCLK”の立ち上がりエッジにより入力D7~D0のデータを読み込み、出力COUT7~COUT0より出力します。

ポートDは、ライト信号“DCLK”の立ち上がりエッジにより入力D7~D0のデータを読み込み、出力DOUT7~DOUT0より出力します。

ポートEは、ライト信号“ECLK”の立ち上がりエッジにより入力D7~D0のデータを読み込み、出力EOUT7~EOUT0より出力します。

ポートFは、ライト信号“FCLK”の立ち上がりエッジにより入力D7~D0のデータを読み込み、出力FOUT7~FOUT0より出力します。

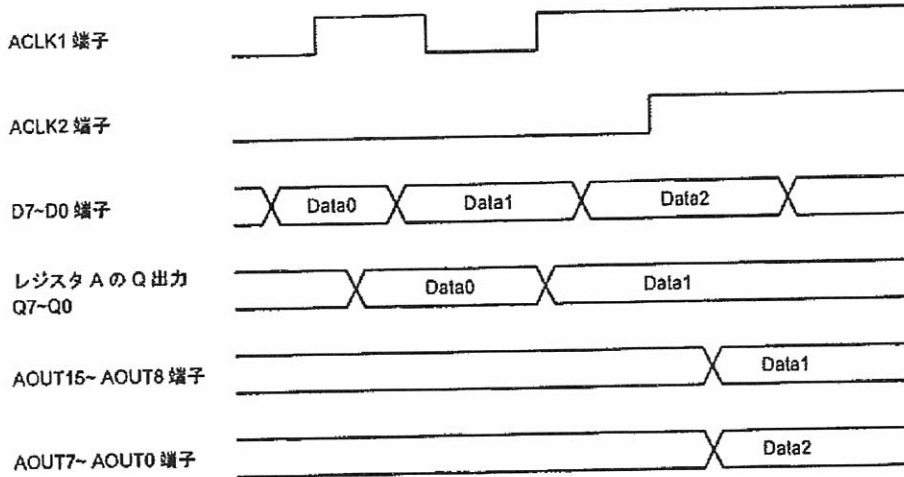
ポートGは、ライト信号“GCLK”の立ち上がりエッジにより入力D7~D0のデータを読み込み、出力GOUT7~GOUT0より出力します。

入力								レジスタ A	出力							
ACLK 1	ACLK 2	BCLK	CCLK	DCLK	ECLK	FCLK	GCLK	Q7-Q0	AOUT15 ~ AOUT8	AOUT7 ~ AOUT0	BOUT7 ~ BOUT0	COUT7 ~ COUT0	DOUT7 ~ DOUT0	EOUT7 ~ EOUT0	FOUT7 ~ FOUT0	GOUT7 ~ GOUT0
↑								D7-D0								
	↑							Q7-Q0								
		↑								D7-D0						
			↑									D7-D0				
				↑									D7-D0			
					↑									D7-D0		
						↑									D7-D0	
							↑									D7-D0

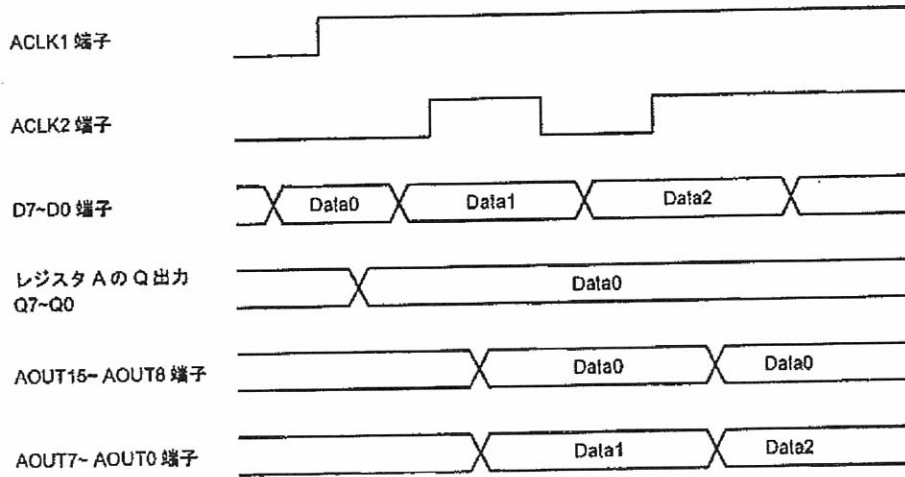
空欄は変化なし

ACLK1 端子および ACLK2 端子の立ち上がりの順序に従って、16 ビット出力ポート A の動作例を示します。(AC 電
 気的特性を充分満たしているときの動作)

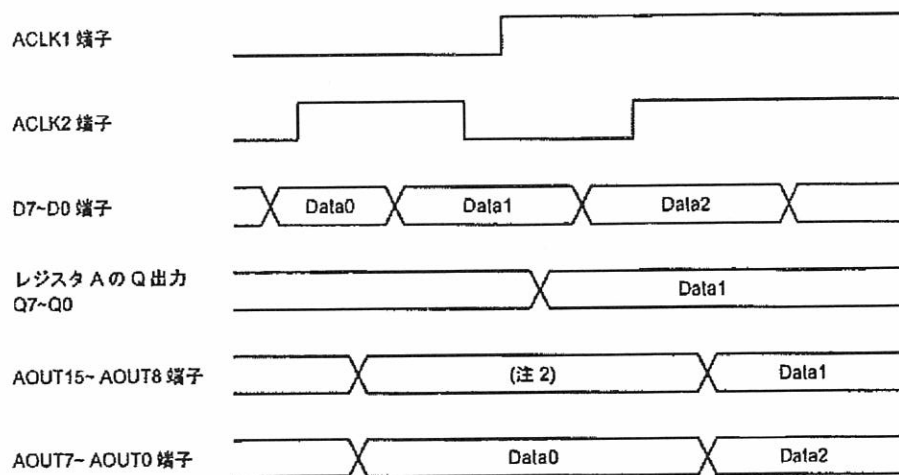
例 1) ACLK1 端子 → ACLK1 端子 → ACLK2 端子



例 2) ACLK1 端子 → ACLK2 端子 → ACLK2 端子



例 3) ACLK2 端子 → ACLK1 端子 → ACLK2 端子



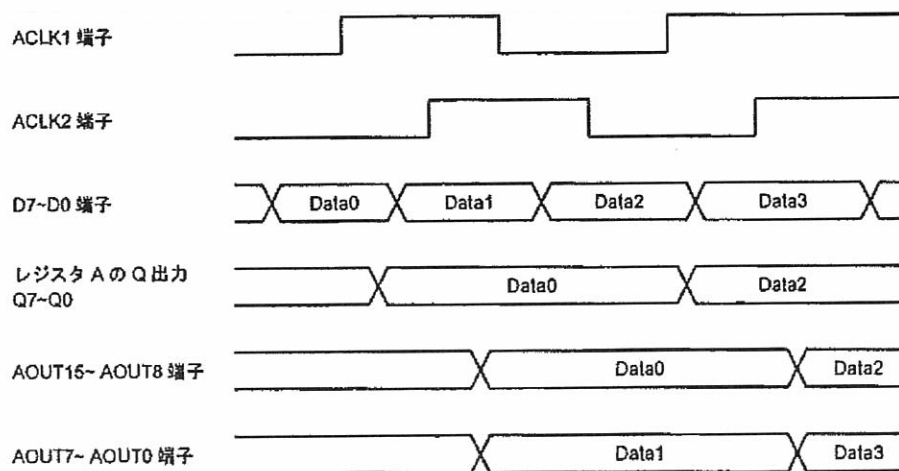
注 2: 本値は、初期状態において、

CASE1) RESETN 端子の "L" レベルおよび ACLK1 端子の立ち上がりが 1 度も存在しなかった場合は、不定となる。

CASE2) RESETN 端子の "L" レベルが存在し、ACLK1 端子の立ち上がりが 1 度も存在しなかった場合は、すべてのビットが "L" となる。

ただし、ACLK1 端子の立ち上がりが存在した場合は、ACLK1 端子の立ち上がり時の D7-D0 端子の入力データを出力する。

例 4) ACLK1 端子 → ACLK2 端子 → ACLK1 端子 → ACLK2 端子



絶対最大定格

項目	記号	定格	単位
電源電圧	V _{CC}	-0.3~+7.0	V
入力電圧	V _{IH}	-0.3-V _{CC} + 0.3	V
出力電圧	V _{OUT}	-0.3-V _{CC} + 0.3	V
入力保護ダイオード電流	I _{IJK}	±10	mA
出力寄生ダイオード電流	I _{OK}	±10	mA
出力電流	I _{OUT}	±20	mA
電源 / GND 電流	I _{CC}	100	mA
許容損失	P _D	440	mW
保存温度	T _{slg}	-40~+125	°C

推奨動作条件

項目	記号	定格	単位
電源電圧	V _{CC}	4.5~5.5	V
入力電圧	V _{IH}	0-V _{CC}	V
出力電圧	V _{OUT}	0-V _{CC}	V
動作温度	T _{opr}	0~85	°C
入力上昇、下降時間	t _r , t _f	0~500	ns

DC 電気的特性 (V_{CC} = 5.0 V ± 10% GND = 0 V Ta = 0~85°C)

項目	記号	適用端子	条件	最小	最大	単位
高レベル入力電圧	V _{IH}	ACLK1, ACLK2, BCLK, CCLK, DCLK, ECLK, FCLK, GCLK	—	3.5	—	V
高レベル入力電圧 (シュミット付き)	V _{IH}	D7-D0, RESETN	—	4.0	—	V
低レベル入力電圧	V _{IL}	ACLK1, ACLK2, BCLK, CCLK, DCLK, ECLK, FCLK, GCLK	—	—	1.5	V
低レベル入力電圧 (シュミット付き)	V _{IL}	D7-D0, RESETN	—	—	1.0	V
高レベル入力電流	I _{IH}	すべての入力端子	V _{IN} = V _{CC}	-10	10	µA
低レベル入力電流	I _{IL}	ACLK1, ACLK2, BCLK, CCLK, DCLK, ECLK, FCLK, GCLK	V _{IN} = GND	-10	10	µA
低レベル入力電流 (プルアップ付き)	I _{IL}	D7-D0, RESETN	V _{IN} = GND	-200	-10	µA
高レベル出力電圧	V _{OH}	すべての出力端子	I _{OH} = -2 mA	V _{CC} - 0.4	—	V
			I _{OH} = -8 mA	2.4	—	
低レベル出力電圧	V _{OL}	すべての出力端子	I _{OL} = 8 mA	—	0.4	V
プルアップ抵抗値	R _{IN}	D7-D0, RESETN	—	25	150	kΩ
静的消費電流	I _{DD}		V _{IN} = GND	—	1.9	mA
			V _{IN} = V _{CC}	—	100	µA
入力端子の内部容量	C _{INT}	すべての入力端子	—	—	5.6	pF

AC 電氣的特性 (V_{CC} = 5.0 V ± 10% GND = 0 V Ta = 0~85°C 端子負荷容量 (CL) = 100 pF)

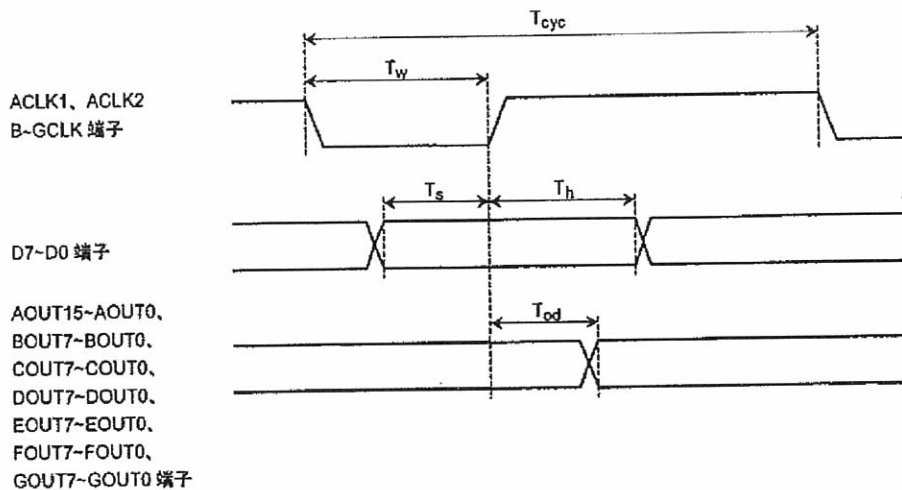
記号	項目	最小	標準	最大	単位
T _{cyc}	ACLK1, ACLK2, BCLK-GCLK のクロック周期	50	—	—	ns
T _w	ACLK1, ACLK2, BCLK-GCLK のクロックの "L" パルス幅	10	—	—	ns
T _s	ACLK1, ACLK2, BCLK-GCLK ごとの立ち上がりに対する入力データセットアップ時間	10	—	—	ns
T _h	ACLK1, ACLK2, BCLK-GCLK ごとの立ち上がりに対する入力ホールド時間	0	—	—	ns
T _{od}	ACLK2, BCLK-GCLK ごとの立ち上がりに対する出力データの遅延時間	—	—	25	ns
T _{ckd12}	ACLK1-ACLK2 のクロック間ディレイ	10	—	—	ns
T _{ckd21}	ACLK2-ACLK1 のクロック間ディレイ	5	—	—	ns
T _{rstw}	RESETN の "L" パルス幅	10	—	—	ns
T _{rstd}	RESETN の立ち下がりに対する出力データの遅延時間	5	—	30	ns
C _{IN}	入力容量 (Ta = 25°C 時)	—	10	—	pF
	入力容量	—	—	20	
C _{OUT}	出力容量 (Ta = 25°C 時)	—	10	—	pF
C _{PD}	等価内部容量 (Ta = 25°C 時) (注 3)	—	190	—	pF

注 3: C_{PD} は、無負荷時の動作消費電流より計算した IC 内部の等価容量です。無負荷時の平均動作時消費電流は、次式より求められます。

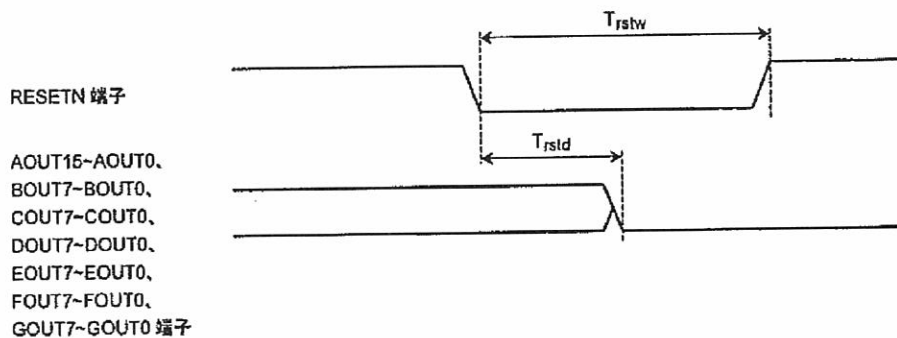
$$I_{DD (opr)} = f_{IN} \cdot C_{PD} \cdot V_{CC/gate} + I_{DD}$$

タイミング図

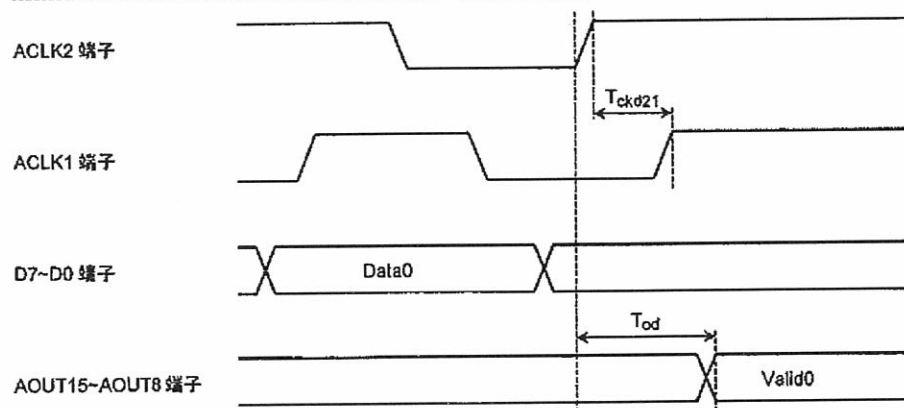
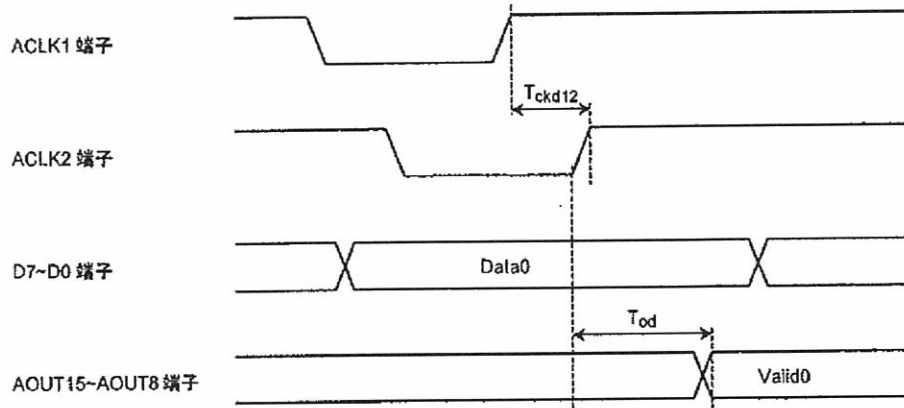
データ取り込みタイミング



リセットパルス幅



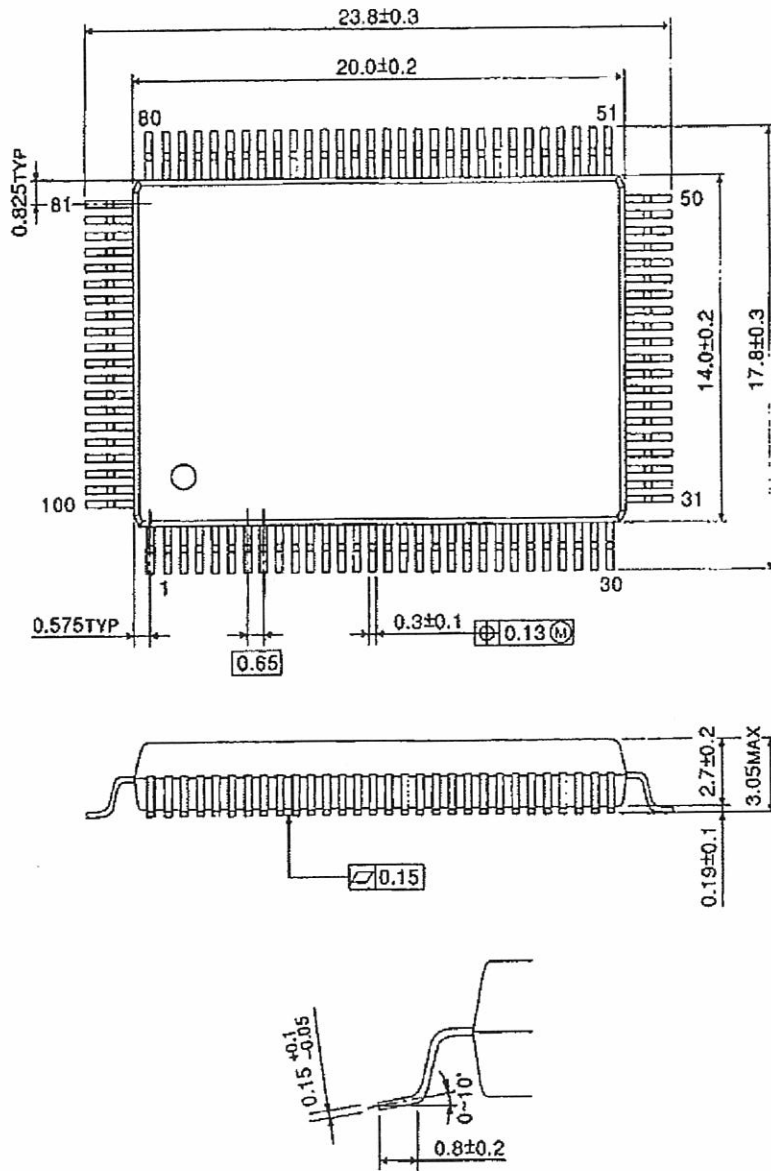
クロック関連タイミング



外形図

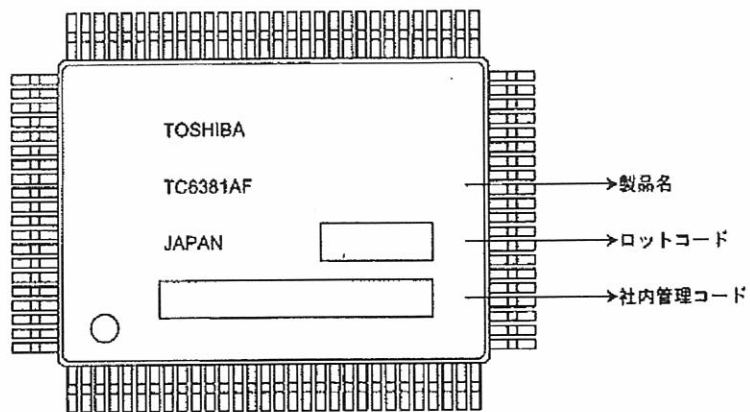
QFP100-P-1420-0.65A

Unit : mm



質量: 1.6 g (標準)

マーキング関連



マーキング方法は、レーザーを使用する。

- ・リード材質 : 銅系合金
- ・リード表面処理 : Ni-Pd-Au (メッキ)

当社半導体製品取り扱い上のお願

0305197BA

- ・ 当社は品質、信頼性の向上に努めておりますが、一般に半導体製品は誤作動したり故障することがあります。当社半導体製品をご使用いただく場合は、半導体製品の誤作動や故障により、生命・身体・財産が侵害されないように、購入者側の責任において、機器の安全設計を行うことをお願いします。
なお、設計に際しては、最新の製品仕様をご確認の上、製品保証範囲内でご使用いただくと共に、考慮されるべき注意事項や条件について「東芝半導体製品の取り扱い上のご注意とお願い」、「半導体信頼性ハンドブック」などでご確認ください。
- ・ 本資料に掲載されている製品は、一般的電子機器（コンピュータ、パーソナル機器、事務機器、計測機器、産業用ロボット、家電機器など）に使用されることを意図しています。特別に高い品質・信頼性が要求され、その故障や誤作動が直接人命を脅かしたり人体に危害を及ぼす恐れのある機器（原子力制御機器、航空宇宙機器、輸送機器、交通信号機器、燃焼制御、医療機器、各種安全装置など）にこれらの製品を使用すること（以下“特定用途”という）は意図もされていませんし、また保証もされていません。本資料に掲載されている製品を当該特定用途に使用することは、お客様の責任でなされることとなります。
- ・ 本資料に掲載されている製品は、外国為替および外国貿易法により、輸出または海外への提供が規制されているものです。
- ・ 本資料に掲載されている技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社および第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- ・ 本資料に掲載されている製品を、国内外の法令、規則および命令により製造、販売を禁止されている応用製品に使用することはできません。

SMD(表面実装デバイス)の標準実装条件について(鉛フリー実装対応品)

1. 製品名およびパッケージ名称

製品名 : TC6381AF(F,QZ)
パッケージ名称 : QFP100-P-1420-0.65A

2. 製品の保管について

本製品の保管に際しては以下の項目に対してご注意願います。

- 1) 投げたり落としたりしないでください。アルミラミネートの包装材が破れて機密性が損なわれる場合があります。
- 2) 保管は30°C、90%RH以下の環境で12ヶ月以内に使用して下さい。
- 3) 開封後に湿度インジケータの30%検出部が完全にピンク色になっていた場合、または有効期限が過ぎていた場合には高温での排湿処理を実施してください。
 - (a)トレイタイプ : 「Heatproof」または温度表示がある場合は、125°Cで20時間のベーキングを行ってください。
 - (b)マガジントタイプ : 「Heatproof」または温度表示のあるトレイ、またはアルミマガジンに移し変えて125°Cで20時間のベーキングを行ってください。
 - (c)テーピングタイプ : ベーキング処理ができませんので、開封後は規定の時間内に使用してください。
- 4) 排湿処理の実施に際しては、静電気によるデバイスの破壊防止を行って下さい。
- 5) 防湿梱包開封後は、30°C/70%RH以下の環境条件下で保管し、7日以内での実装をお願いします。なお、上記許容放置期間を過ぎた製品につきましては、実装前に必ずベーキング処理を実施願います。

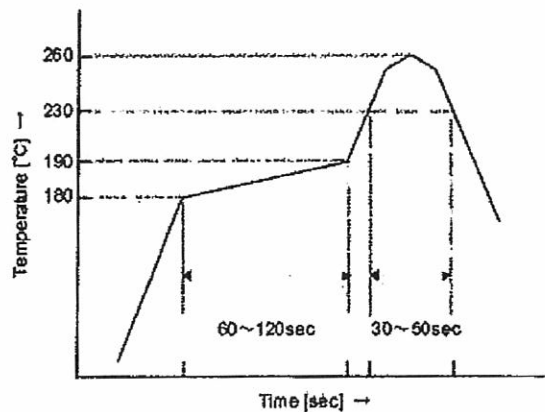
3. 推奨実装条件について

3.1 リフローによる標準実装条件

リフローによる標準実装条件は、以下の通りと致しております。

- (1) 実装方法 : (a) 温風リフロー(遠中赤外線リフロー併用方法を含む)
(b) 遠中赤外線リフロー
- (2) プリヒート条件(参考値) : 180~190°C、60~120秒
- (3) リフロー条件 : (a) 最高260°C
(b) 230°C以上、30~50秒
- (4) リフロー回数 : 許容保管期間内において2回まで

なお、実装条件における温度につきましては、パッケージ表面温度を基準と致しております。
温度プロファイルは耐熱温度の上限を示しており、下図プロファイルの範囲内で実装願います。



東芝標準リフロー耐熱温度プロファイル

3.2 はんだフローによる実装条件

はんだフローによる実装は推奨しておりません。

3.3 はんだコテによる標準実装条件

はんだコテによる標準実装条件は、以下の通りと致しております。

- (1) 実装方法 : はんだコテ加熱(リード先端部)
- (2) 実装条件 : コテ先温度400°C、各リード3秒以内
- (3) 実装回数 : 2回まで

—以上—