

# YMZ294 YAMAHA 音源LSI

## ■概要

◎ YMZ294は、YM2149相当の音源LSIです。

◎ 3系列の矩形波発生器と1系列のノイズ発生器、エンベロープ発生器を内蔵しておりメロディ音効果音の発音が可能です。

## ■特徴

☆ YM2149とワイヤラッシュの矩形波3音+ノイズ1音の音源

☆ 5ビットDACを3個内蔵し、3音ミキシング出力

☆ CS、WR制御信号と8ビットデータバスによる汎用CPU

インターフェイス

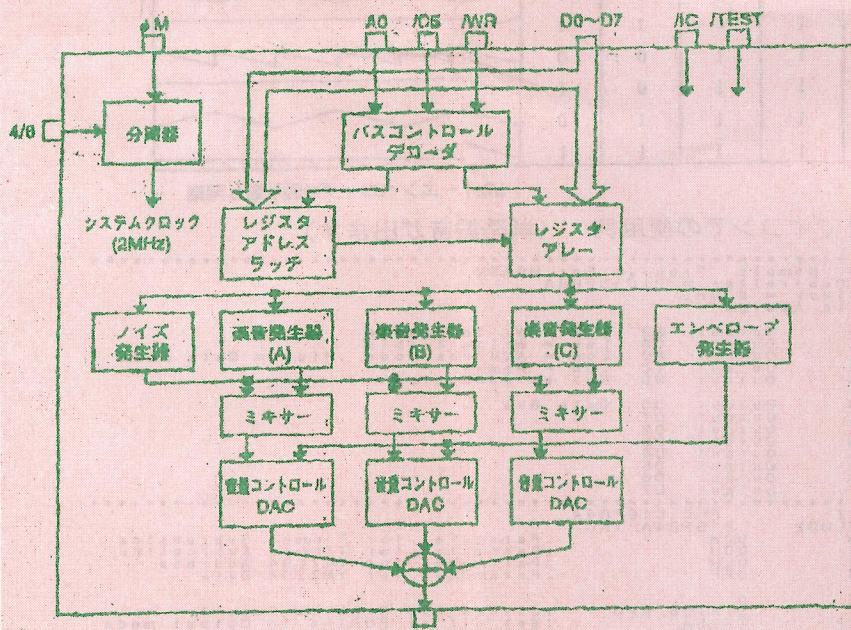
☆ 8オクターブの広い発音域

☆ エンベロープ発生器による滑らかな減衰感

☆ マスタークロックは4MHzまたは、8MHzから選択

☆ 5V単一電源

## ■ブロック図



## ■端子機能

(注) I+: プルアップ抵抗付入力端子

No.	名 称	I/O	端 子
1	AVR	I	CPUインターフェイス ライトイネーブル
2	ICS	I	CPUインターフェイス チップセレクト
3	AD	I	CPUインターフェイス アドレス/データセレクト
4	VDD	-	+5V電源
5	SO	O	SSGLP音源DAC出力
6	GND	-	グランド
7	M	I	マスタークロック入力
8	4/8	I+	マスタークロック周波数選択 ("H":4MHz, "L":6MHz)
9	I/C	I+	リセット入力
10	/TEST	I+	テスト用端子(通常無接続で使用)
11	D7	I	CPUインターフェイス データ(MSB)
12	D6	I	CPUインターフェイス データ
13	D5	I	CPUインターフェイス データ
14	D4	I	CPUインターフェイス データ
15	D3	I	CPUインターフェイス データ
16	D2	I	CPUインターフェイス データ
17	DI	I	CPUインターフェイス データ
18	DO	I	CPUインターフェイス データ LSB)

## ■端子機能説明

**1. M**  
マスタークロック入力です。入力周波数は4MHzまたは6MHzです。

**2. I/C**  
マスタークロックの周波数を選択します。Hの時は4MHz、Lの時は6MHzです。

**3. DO~D7**  
8ビットのデータバスです。

**4. ICS, WR, AD**  
8ビットのデータバスからのアドレスとデータの書き込みをコントロールします。

I/C	AVR	AD	動作
0	0	0	SSGLPにアドレスを書き込みます。
0	0	1	SSGLPにデータを書き込みます。

**5. AC**  
"L"の時システムリセットになります。レジスタアレーの内容が全て"0"になります。

**6. SO**  
音声信号のアナログ出力です。

**7. /TEST**  
テスト用端子です。通常無接続で使用します。

**8. VDD**  
+5Vの電源端子です。

**9. GND**  
接地端子です。

## ■機能説明

SSGLPの全機能は15個の内蔵レジスタによって制御されます。

以下は各ブロックの機能についての説明です。

- ・楽音発生器 各チャンネル(A,B,C)毎に、周波数の異なった矩形波を発生させます。
- ・ノイズ発生器 調整ランダム波を発生します(周波数可変)。
- ・ミキサー 各チャンネル(A,B,C)の楽音とノイズの出力をミキシングします。
- ・音量コントロール 各チャンネル(A,B,C)毎に、一定音量または可変音量を与えます。一定音量はCPUによって制御され、可変音量はエンベロープ発生器によって制御されます。
- ・エンベロープ発生器 各種のエンベロープを発生させます。
- ・D/Aコンバータ ミキシングされた音声信号をアナログ出力します。

## ■電気的特性

### 1. 最大定格

項目	記号	定格値	単位
電源電圧	VDD	-0.3~7.0	V
入力電圧	VI	VSS~0.3~VDD+0.3	V
動作温度	Top	0~85	°C
保存温度	Top	-50~125	°C

### 2. 推奨動作条件

項目	記号	最小	標準	最大	単位
電源電圧	VDD	4.75	5	5.25	V
動作温度	Vop	0	25	70	V

### 3. 直流特性 (VDD=5V)

項目	記号	条件	最小	標準	最大	単位
入力電圧Hレベル	VIH	*1	2.2	3	5	V
入力電圧Lレベル	VIL	*1			0.8	V
入力電圧Hレベル	VIH	*2	3.5	4	5	V
入力電圧Lレベル	VIL	*2			1.0	V
入力リード電圧	IL	VI=0~5V, *1	-10	-5	10	μA
ブルアップ抵抗	RUP	*2	60	250	600	kΩ
入力容量	CI	*3			10	pF
電源電流	Ind				10	mA
オーディオ最大出力振幅	VOA	*4	1.50	1.70	1.90	V

\*1: 4.6, I/C, /TEST外の全ての入力端子に適用。

\*2: 4.6, I/C, /TESTに適用。

\*3: 全ての入力端子に適用。

\*4: SO端子に適用。最大音量、RL=1kΩ, peak to peak.

### 4. 交流特性 (VDD=5V)

項目	記号	最小	標準	最大	単位
マスタークロック周波数	fc		4 or 6		MHz
マスタークロックデューティ	D	40		60	%
リセットパルス幅	tCW	5			μs
アドレスセットアップ時間	tAS	0			ns
アドレスホールド時間	tAH	5			ns
チップセレクトパルス幅	tCSV	30			ns
ライトパルスセットアップ時間	tWS	20			ns
ライトパルスホールド時間	tWH	0			ns
ライトデータセットアップ時間(アドレス)	tWDA	10			ns
ライトデータセットアップ時間(データ)	tWDSD	10			ns
ライトデータホールド時間(アドレス)	tWDHA	10			ns
ライトデータホールド時間(データ)	tWDHO	10			ns
ライトパルスオフ時間	tWOFF	40			ns

### 5. タイミング図

#### (1) マスタークロックタイミング



#### (2) リセットタイミング



#### (3) CPUインターフェイスタイミング

